

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ, ԳԻՏՈՒԹՅԱՆ,
ՄՇԱԿՈՒՅԹԻ ԵՎ ՍՊՈՐՏԻ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

Գալստյան Արման Աշոտի

ԻՆՏԵԳՐԱԼ ՄԽԵՄԱՆԵՐԻ ՄԻՆԲՐՈՍԶԴԱՆՇԱՆԱՅԻՆ ԾԱՌԻ
ՖԻԶԻԿԱԿԱՆ ՆԱԽԱԳԾՄԱՆ ԱՐԴՑՈՒՆԱՎԵՏՈՒԹՅԱՆ ԲԱՐՁՐԱՑՄԱՆ
ՄԻՋՈՑՆԵՐԻ ՄՇԱԿՈՒՄԸ

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի
հայցման ատենախոսության

ՍԵՂՄԱԳԻՐ

Երևան 2025

МИНИСТЕРСТВО ОБРАЗОВАНИЯ, НАУКИ, КУЛЬТУРЫ И СПОРТА
РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Գալստյան Արման Աշոտովիչ

РАЗРАБОТКА СРЕДСТВ ПОВЫШЕНИЯ ЭФФЕКТИВНОСТИ
ФИЗИЧЕСКОГО ПРОЕКТИРОВАНИЯ СИНХРОСИГНАЛЬНОГО
ДЕРЕВА В ИНТЕГРАЛЬНЫХ СХЕМАХ

АВТОРЕФЕРАТ

диссертации на соискание ученой степени кандидата
технических наук по специальности 05.27.01 -
“Электроника, микро- и нанoeлектроника”

Ереван 2025

Ատենախոսության թեման հաստատվել է Հայաստանի ազգային պոլիտեխնիկական համալսարանում (ՀԱՊՀ):

Գիտական ղեկավար*

տ.գ.դ. Վազգեն Շավարշի Մելիքյան

Պաշտոնական ընդդիմախոսներ*

տ.գ.դ. Սուրիկ Խաչիկի Խոսրովերդյան
տ.գ.թ. Նարեկ Էդուարդի Սամկոնյան

Առաջատար կազմակերպություն

Երևանի պետական համալսարան

Ատենախոսության պաշտպանությունը կայանալու է 2025թ. հունիսի 13-ին, ժամը 14⁰⁰-ին, ՀԱՊՀ-ում գործող «Ռադիոտեխնիկայի և էլեկտրոնիկայի» 046 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:

Սեղմագիրն առաքված է 2025թ. մայիսի 7-ին

046 մասնագիտական խորհրդի
գիտական քարտուղար, տ.գ.թ.



Բենիամին Ֆելիքսի Բադալյան

Тема диссертации утверждена в Национальном политехническом университете Армении (НПУА)

Научный руководитель:

д.т.н. Вазген Шаваршович Меликян

Официальные оппоненты:

д.т.н. Сурик Хачикович Худавердян
к.т.н. Нарек Эдуардович Мамиконян

Ведущая организация:

Ереванский государственный университет

Защита диссертации состоится 13-го июня 2025 г. в 14⁰⁰ ч. на заседании Специализированного совета 046 — "Радиотехники и электроники", действующего при Национальном политехническом университете Армении, по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.

Автореферат разослан 7-го мая 2025 г.

Ученый секретарь

Специализированного совета 046 к.т.н.



Бениамин Феликсович Бадалян

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Широкое использование электронных устройств, таких как мобильные телефоны, компьютеры, умные часы и др. повысило спрос на их ключевой компонент — интегральные схемы (ИС). Современные технологические достижения привели к усложнению и расширению процессов проектирования ИС, которые включают как специализированные (преимущественно аналоговые схемы), так и автоматизированные (преимущественно цифровые схемы) процедуры. Сегодня, параллельно с вызовами проектирования ИС, их параметры достигли беспрецедентных значений. С уменьшением длины затвора транзисторов снижается напряжение питания ИС. Как следствие, падения напряжения на линиях питания становятся значительными. При увеличении количества и плотности элементов неизбежен рост энергопотребления, что может привести к недопустимому перегреву в электронных устройствах, а также сокращению ограниченного ресурса батарей. Среди перечисленных негативных явлений особенно актуальной становится задача снижения энергопотребления цифровых узлов в ИС. Синхросигнальная (тактовое) дерево потребляет до 40% общей энергии ИС. Беспрецедентные значения параметров, обусловленные текущими тенденциями развития, создают серьёзные вызовы для проектировщиков и производителей. В результате, с точки зрения физической структуры, проектирование современного тактового дерева становится сложной задачей.

Ключевые вызовы физического проектирования тактового дерева включают:

- энергопотребление межсоединений;
- значительные временные задержки в синхронизирующих межсоединениях при обеспечении высокой производительности;
- бесперебойная передача данных;
- ограниченные ресурсы размещения и маршрутизации в процессе физического проектирования;
- отклонения в производственном процессе, изменения уровня напряжения и температуры;
- физические проблемы и дефекты.

Для решения этих задач в последние годы различные научные группы и исследователи разработали множество методов и подходов к физическому проектированию тактового дерева в ИС. Однако каждый из этих подходов имеет определённые недостатки и неэффективен в проектах на кристалле. Таким образом, они не соответствуют текущим ограничениям, вызванным развитием ИС. Поэтому разработка методов проектирования тактового дерева, которые обеспечили бы современные требования ИС с приемлемыми потерями, стала актуальной. Для решения этой проблемы необходимы новые методы физического проектирования.

Диссертация посвящена разработке эффективных методов повышения качества физического проектирования тактового дерева в ИС, позволяющих прогнозировать и, как следствие, вносить изменения в физическую структуру межсоединений и логику размещения логических элементов.

Объект исследования. Физические структуры тактового дерева в интегральных схемах, методы повышения их эффективности, а также алгоритмы и модели искусственного интеллекта.

Цель работы. Повышение эффективности физического проектирования дерева синхросигналов в интегральных схемах, прогнозирование последовательных элементов с ухудшенными параметрами и их оптимизация на этой основе.

Методы исследования. В процессе исследования были использованы современные подходы к физическому проектированию дерева синхросигналов в ИС и оптимизации параметров, а также методы разработки моделей искусственного интеллекта и формы их применения.

Научная новизна:

- Предложены методы повышения эффективности физического проектирования дерева синхросигналов, обеспечивающие в результате прогнозирования последовательных элементов с деградировавшими параметрами сокращение времени проектирования, а при незначительном увеличении площади и длины межсоединений - сокращение временного рассогласования, задержек и энергопотребления.
- Разработан метод прогнозирования последовательных элементов с деградировавшими параметрами перед выполнением физического проектирования дерева синхросигналов в интегральных схемах. Метод основан на алгоритмах машинного обучения (МО), позволяет при минимальном сборе данных и применении в различных технологических процессах прогнозировать последовательные элементы с деградировавшими параметрами на 28,7% быстрее при потере точности данных примерно на 4,8%.
- Создан вариант физического проектирования дерева синхросигналов, сочетающий прогнозирование последовательных элементов с деградировавшими параметрами и определение неспецифических правил для этих межсоединений. Метод обеспечивает сокращение временного рассогласования, задержек и энергопотребления соответственно на 8,22%, 10,74% и 14,35%. За счет увеличения площади на 4,33% и длины межсоединений на 4,14%.
- Разработан поэтапный подход к физическому проектированию дерева синхросигналов на основе информации, полученной в результате прогнозирования последовательных элементов с деградировавшими параметрами, и их группового размещения. Метод обеспечивает сокращение временного рассогласования, задержек и энергопотребления соответственно на 14,03%, 12,07% и 9,65%. За счет увеличения длительности физического проектирования дерева синхросигналов на 6,58% и усложнения процесса проектирования.

Практическая ценность работы. В рамках диссертационного исследования были разработаны и реализованы методы прогнозирования последовательных элементов с ухудшенными параметрами и оптимизации тактового дерева в интегральных схемах. Эти методы внедрены в специализированном программном инструменте Synchro Compiler Tool (SCT). SCT представляет собой автоматизированную систему проектирования, которая включает модель МО для обработки входных данных. Система позволяет существенно повысить эффективность физического проектирования тактовых деревьев в интегральных схемах. Основная функция инструмента - комплексная оптимизация временных и энергетических характеристик проектируемых схем. Реализация предложенных методов в SCT показала следующие результаты. При работе с комбинациями

неспецифических правил маршрутизации достигнуто сокращение временного рассогласования на 7,94%. Одновременно уменьшились задержки сигналов на 10,14% и снизилось энергопотребление на 13,82%. Эти улучшения получены при незначительном увеличении площади кристалла на 4,15% и длины межсоединений на 4,07%. Применение кластерного подхода к размещению элементов дало дополнительные преимущества. Удалось минимизировать рассогласование тактовых сигналов на 13,87%. Задержки сократились на 11,73%, а энергопотребление уменьшилось на 9,43%. При этом время синтеза увеличилось на 6,33%, а общая сложность процесса проектирования возросла.

На защиту выносятся:

- Метод прогнозирования последовательных элементов с деградировавшими параметрами в интегральных схемах до выполнения физического проектирования дерева синхросигналов.
- Вариант физического проектирования дерева синхросигналов, сочетающий прогнозирование последовательных элементов с деградировавшими параметрами и определение неспецифических правил для соответствующих межсоединений.
- Фазовый подход к физическому проектированию дерева синхросигналов, основанный на информации, полученной в результате прогнозирования последовательных элементов с деградировавшими параметрами, и их групповом размещении.
- Программный инструмент для прогнозирования последовательных элементов с деградировавшими параметрами в интегральных схемах и внесения изменений в дерево синхросигналов.

Достоверность научных положений. Научные положения подтверждены экспериментальными результатами практических проектов, представленных в диссертации, в сочетании с математическим обоснованием.

Внедрение. Разработанный программный инструмент "Synchro Compiler Tool" внедрен в ЗАО "СИНОПСИС АРМЕНИЯ". Он используется на этапе физического проектирования дерева синхросигналов интегральных схем с целью повышения его эффективности.

Апробация работы. Основные научные и практические результаты диссертации докладывались на:

- Международном симпозиуме "IEEE East-West Design & Test" (Батуми, Грузия, 2023);
- 3-ем Международном симпозиуме "International Conference on Electrical, Computer and Energy Technologies (ICECET)" (Кейптаун, ЮАР, 2023 г.);
- Международном симпозиуме "IEEE East-West Design & Test" (Ереван, Армения, 2024);
- научных семинарах кафедры "Микроэлектронные схемы и системы" НПУА (Ереван, Армения, 2022 - 2025 гг.);
- научных семинарах ЗАО "Синопис Армения" (Ереван, Армения, 2022 - 2025 гг.).

Публикации. Основные положения диссертации представлены в восьми научных работах, список которых приведен в конце автореферата.

Структура и объем диссертации. Работа состоит из введения, трех глав, основных выводов, списка литературы из 120 наименований и четырех приложений.

В первом приложении представлен акт внедрения диссертации, во втором — фрагменты описания некоторых интегральных схем на языке Verilog, исследованных в диссертации, в третьем — фрагменты описания программного средства “Synchro Compiler Tool”, а в четвертом — списки использованных рисунков, таблиц и сокращений. Объем диссертации составляет 122 страниц, а вместе с приложениями - 166 страниц, включая 103 рисунок и 24 таблицы. Диссертация написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность темы диссертации, сформулированы цель и основные задачи исследования, представлены методы исследования, научная новизна, практическое значение и основные научные положения, выносимые на защиту.

В первой главе показано, что в настоящее время широкое распространение электронных устройств, таких как смартфоны, компьютеры, умные часы и др., привело к росту спроса на их ключевой компонент — интегральные схемы.

Современные технологии значительно усложнили процесс проектирования ИС, включающий как специализированные (преимущественно аналоговые схемы), так и автоматизированные (преимущественно цифровые схемы) методы.

Снижение затрат может быть достигнуто за счет комбинирования различных технологий, особенно при крупносерийном производстве. Благодаря этому цифровые блоки в передовых технологических процессах занимают до 75% площади ИС.

В ИС тактовый сигнал обеспечивает синхронизацию работы элементов и предотвращает гонки сигналов. Распределение синхросигнала между последовательными элементами осуществляется различными методами. Совокупность проводников, коммутаторов и буферов (повторителей) формирует тактовое дерево (рис. 1).

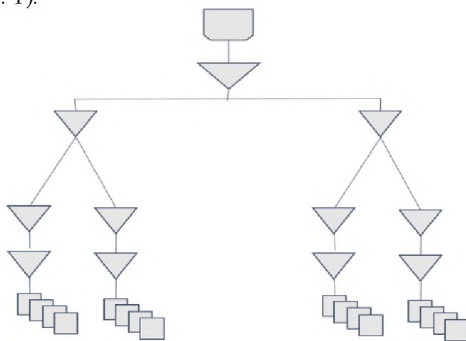


Рис. 1. Текущая структура дерева синхросигналов

Очевидно, что при проектировании схемы традиционно не учитываются длины межсоединений, хотя этот параметр становится критически важным на этапе физического проектирования. Такие ключевые характеристики ИС, как время задержки, потребляемая мощность и занимаемая площадь, существенно зависят от физической структуры проводников.

В тактовом дереве разное расстояние от источника синхросигнала до конечных точек распределения приводит к неодинаковым временам распространения. В современных ИС значительные временные различия между синхросигналами могут вызывать серьёзные проблемы в работе устройства.

В частности, при передаче данных чрезмерная разница во времени между тактовыми сигналами может привести к нарушению корректного формирования сигналов на выходах триггеров (рис. 2). Это явление особенно критично в высокочастотных схемах, где требования к временной синхронизации крайне жёсткие.

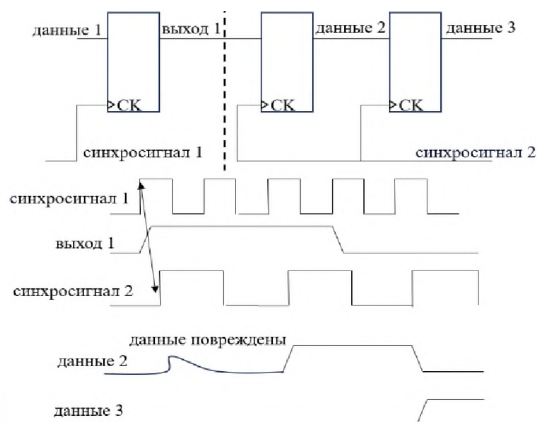


Рис. 2. Неточное формирование сигнала

Важным вопросом стало изменение временных параметров, энергопотребления и технологических процессов физических соединений синхронизирующих структур в ИС. Таким образом, беспрецедентные значения параметров, обусловленные текущими разработками, создают множество проблем для проектировщиков и производителей.

Ключевой проблемой современного проектирования ИС стало управление временными параметрами, энергопотреблением и технологическими особенностями физических соединений. Стремительное развитие технологий привело к достижению критических значений параметров, что создает существенные сложности для проектировщиков и производителей.

Эти факторы могут привести не только к функциональным нарушениям, но и к увеличению производственного брака. В результате снижается выход годных изделий и увеличиваются сроки разработки. Решение указанных проблем значительно усложнило процесс проектирования, непосредственно влияя на его продолжительность, что в конечном итоге определяет сроки вывода ИС на рынок.

Как свидетельствуют данные от проектировщиков (рис. 3), физическое проектирование синхронизирующих структур представляет собой один из наиболее ресурсоемких этапов разработки.



Рис. 3. Продолжительность этапов проектирования

Современные подходы к оптимизации физического проектирования тактового дерева в ИС можно разделить на две основные группы: предпроектные и постпроектные. По типу оптимизации различают: топологическую оптимизацию, модификацию элементов и комбинированные решения. К наиболее известным методам относятся:

- буферное дерево;
- архитектура сетки дерева синхросигналов;
- архитектура H-дерева и X-дерева;
- гибридные структуры.

Изучение существующих методов физического проектирования синхронизирующих структур показывает, что хотя их применение и позволило решить некоторые из вышеперечисленных проблем в микросхеме, однако постоянное усложнение проектов и ужесточение ограничений на технологические процессы привели к необходимости разработки новых подходов. Следует отметить, что известные варианты дают неполное решение проблемы с точки зрения физического проектирования и не учитывают специфику современных ИС.

В частности:

- энергопотребление и площадь чипа;
- перегрузки маршрутизации;
- большое количество проводов и буферов;
- время перехода и задержка.

Во второй главе представлены разработанные методы и даны решения проблем, описанных в первой главе.

Прогнозирование последовательных элементов с ухудшенными параметрами до физического проектирования дерева синхросигналов с использованием алгоритмов машинного обучения.

Для ускорения физического проектирования и повышения его эффективности предлагается использовать алгоритмы искусственного интеллекта. Эти алгоритмы позволяют прогнозировать ухудшение характеристик тактовых элементов,

служащих конечными точками синхронизирующих сетей, на начальных этапах проектирования. Подход сокращает цикл разработки за счёт уменьшения числа итераций при синтезе тактового дерева в ходе физического проектирования.

Инновационный метод основан на сборе данных и создании модели искусственной нейронной сети. Он включает разработку маршрута проектирования с использованием этой модели, которая заранее определяет тактовые элементы с ухудшенными параметрами до физического проектирования синхронизирующих структур. Такое предварительное выявление позволяет оптимизировать синхронизирующие пути на данном этапе.

Для реализации предлагаемого метода первым шагом выполняется сбор данных (рис. 4). Автоматизированное средство проектирования сохраняет описание физической компоновки ИС в файле формата DEF. Этот ASCII-файл содержит данные, необходимые для ИС, включая: вход синхросигнала, координаты расположения элементов, взаимосвязи между компонентами.

Типы временных параметров, применимые к конечным точкам синхронизирующих путей, извлекаются из файлов с расширением .lib. На основании имен тактовых элементов выполняется статический временной анализ с учетом их ограничений.

Поскольку задача заключается в прогнозировании параметров тактовых элементов и классификации дефектных элементов по результатам анализа, доступные пути между тактовыми элементами определяются методами статического временного анализа.



Рис. 4. Процесс создания базы данных

В общем случае выписываются временные, физические и электрические параметры тактовых элементов (табл. 1).

Таблица 1

Параметры для создания модели машинного обучения

Параметр	Описание
T_{CLK}	период синхросигнала
$T_{max,logic}$	максимальная задержка комбинационного пути
$t_{max,clk \rightarrow q}$	максимальная задержка захвата данных в д-триггере
$T_{min,logic}$	задержка комбинационного пути
$t_{min,clk \rightarrow q}$	задержка захвата данных в д-триггере
t_{setup}	время установки д-триггера
L_{aff}	глубина логич. регистра захвата
N_{aff}	фактор тактовой сети в д-триггерах
U_{aff}	падения напряжения на триггеры захвата
CK_{orient}	физическое местоположение синхросигнала
HPWL	Расчетное расстояние между Д-триггера
R_{aff}	перегруженности тактовых выводов в триггерах захвата
P_{aff}	размещения триггеров захвата
$Slack_{setup}$	временной запас для установки
$Slack_{hold}$	запас времени удержания
$t_{network}$	сетевая задержка

После сбора всей базы данных на ее основе была построена модель для прогнозирования ухудшения параметров тактовых элементов. 80% базы данных было использовано для обучения модели и 20% для тестирования (рис. 5).

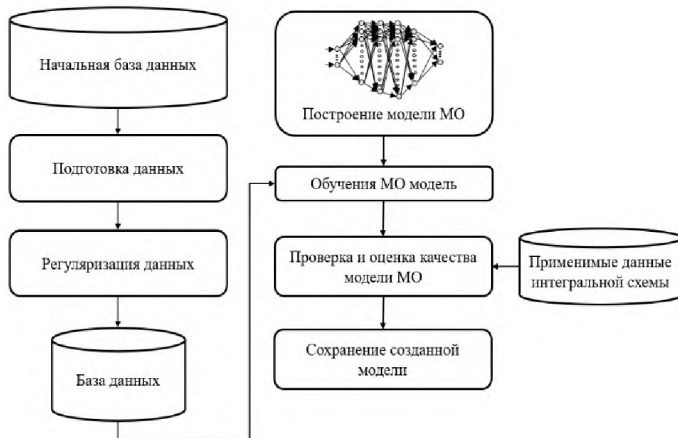


Рис. 5. Процесс создания и обучения модели

Перед сохранением окончательной модели выполняется подготовка данных, включающая удаление дубликатов из базы данных. Затем реализуется основная логическая часть - создание модели МО на основе архитектуры разветвленной искусственной нейронной сети (рис. 6).

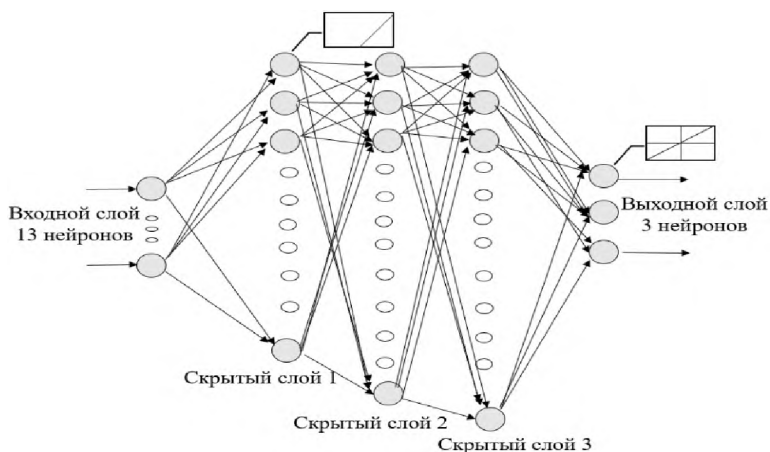


Рис. 6. Структура искусственной нейронной сети

Исследования показали, что при обучении модели в диапазоне 93...98 циклов достигается точность прогнозирования параметров тактовых элементов около 95,2% (рис. 7).

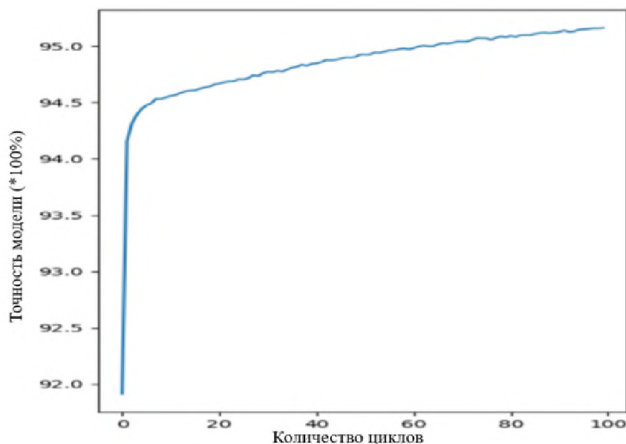


Рис. 7. Значения точности модели в зависимости от количества циклов

Экспериментальная проверка метода прогнозирования тактовых элементов с деградировавшими параметрами в ИС показала время выполнения 5248 секунд, что на 28,7% быстрее традиционного подхода с использованием средств физического проектирования (рис. 8).

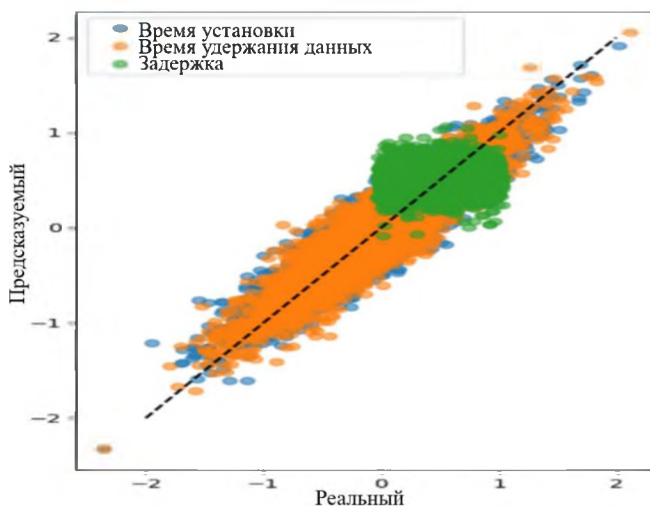


Рис. 8. Реальные и предсказуемые параметры

Предложенный метод физического проектирования дерева синхросигналов интегральных схем без определения конкретных правил.

Данный подход предполагает установку специализированных правил на этапе проектирования. Для отдельных тактовых соединений рекомендуется задавать правила трассировки для синхронизирующих путей или их участков, используя предварительно обученную модель МО, без выполнения полного перерасчета.

Таким образом, неспецифические правила в синхросигнальных взаимосвязях определяются локально, а не в рамках общего подхода (рис. 9). Логика подхода следующая: для тактовых элементов с прогнозируемыми ухудшенными параметрами оцениваются расстояния между ними и проводами синхросигнала или данных. На основании полученных результатов определяются общие правила взаимосвязей. Последнее определение задает проектные уровни проводов, минимально допустимое расстояние между ними и их толщину. Для выполнения физического проектирования в данной версии полученные в предыдущем подразделе результаты разделяются на тактовые элементы, имеющие ухудшенные параметры.

В отличие от известных подходов, результаты, полученные с помощью данной модели МО, определяют неспецифические правила взаимосвязей проводов синхросигнала в соответствии с полученными, имеющими ухудшенные параметры.

Разработанный алгоритм выглядит следующим образом: МО обучения прогнозирует тактовые элементы с ухудшенными параметрами. Затем, используя

таблицу удельного сопротивления металлов (табл. 2), применяемых на разных уровнях и характерных для данной технологии, записывают их значения.

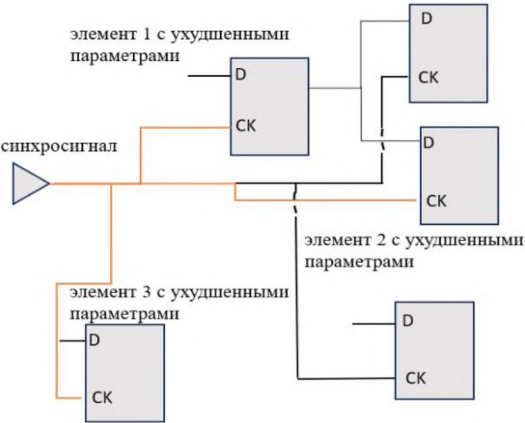


Рис. 9. Классификация синхросигнальных взаимосвязей

После этого определяют применимые уровни для соединений синхросигналов в соответствии с их значениями сопротивления.

Таблица 2

Сравнение металлических слоев

Уровень металла	M2	M3	M4	M5	M6	M7	M8	M9
R (W/sq)	4.05	3.45	1.8	1.35	1.35	1.35	1.35	0.45

При таком подходе определяются не только правила для всех взаимосвязей синхросигналов, но и их допустимые диапазоны вместе со вспомогательной информацией. Эта информация может ограничивать: уровни металлов, недопустимые для всех синхронных сигнальных соединений, толщину металлов, расстояние между ними (рис. 10).

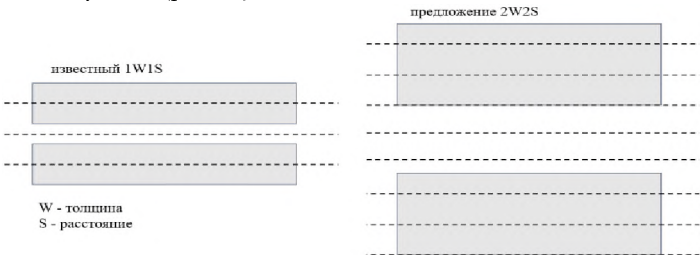


Рис. 10. Рекомендуемая структура интервалов и ширины в соединениях синхросигналов

После внедрения данного подхода из интегральных схем были извлечены как физические, так и программные параметры ресурсов реализации проекта, а также выполнено сравнение временных характеристик (табл. 3).

Таблица 3
Сравнение параметров проектов ИС с существующими и предлагаемыми подходами

Параметр \ Проект	Вариант 1 (метод "Стандартный метод дерева синхросигналов")	Вариант 2 (метод "Множественные задержки")	Вариант 3 (метод "Блок-диа Синхросигналов")	Вариант 4 (метод "Гибридный метод итерационный дерева синхросигналов")	Вариант 5 (метод "Н- обрезная конструкция")	Вариант 6 (метод "Предлагаемый")
Площадь ИС (мкм ²)	4629,172	4634,154	4854,715	4615,208	4618,315	4829,615
Энергопотребление (мВт)	881,488	874,108	805,614	865,644	867,708	754,994
Длина межсоединения (мкм)	43786,191	43502,124	44805,208	42395,106	42707,184	45598,539
Время физического проектирования (с)	7367	7405	7608	7510	7477	7405

Результаты показывают, что после внедрения предложенного метода определения неспецифических правил для межсоединений дерева синхросигналов общая площадь интегральной схемы увеличилась примерно на 4,33%, общая длина межсоединений - на 4,14%, а потребляемая мощность снизилась на 14,35%. Разница во времени и задержка также сократились на 8,22% и 10,74% соответственно (рис. 11).

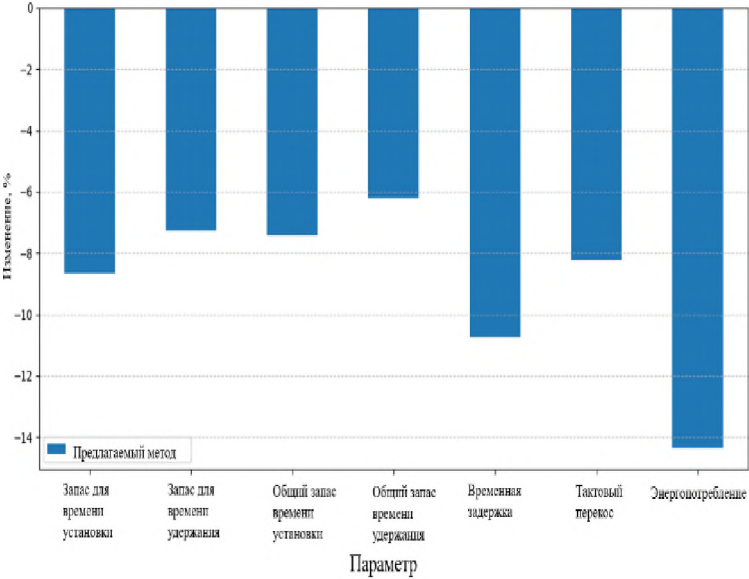


Рис. 11. Изменения по улучшению параметров ИС с использованием предлагаемого метода

Предложенный подход к поэтапному физическому проектированию дерева синхросигналов с использованием различных параметрических инструментов в программной среде и группового размещения последовательных элементов.

Определение и использование параметрических групп программного обеспечения, применяемого для повышения эффективности физического проектирования вычислительных систем, увеличивает продолжительность проектирования и сроки получения конечного продукта.

Алгоритм предлагаемого подхода можно разделить на 4 основные группы:

1. При физическом проектировании дерева синхросигналов на основе модели МО определить входы последовательных элементов, которые могут быть включены в балансировочный список.
2. Определить параметры программного обеспечения путем группового распределения последовательных элементов временных параметров.
3. Реализовать сгруппированное расположение последовательных элементов (рис. 12).
4. Выполнить поэтапное физическое проектирование дерева синхросигналов.

Таким образом, при наличии последовательных элементов с деградировавшими временными характеристиками сначала определяются точки балансировки. Затем выполняется их группировка по временным параметрам, после чего осуществляется физическое проектирование дерева синхросигналов.

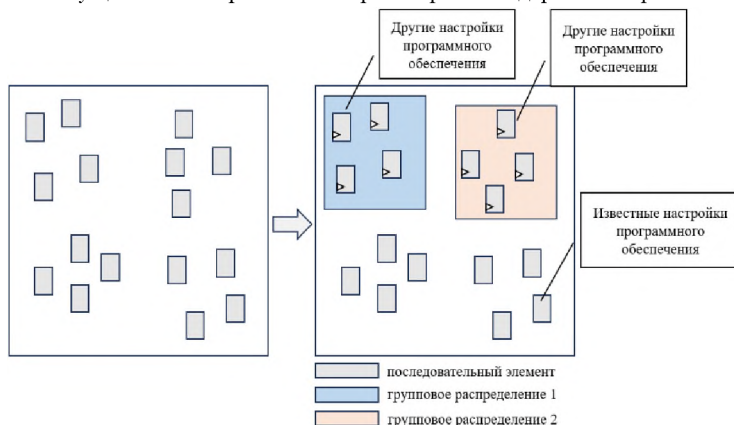


Рис. 12. Логика группового размещения

После внедрения подхода из интегральных схем были выписаны как физические, так и программные параметры ресурсов реализации проекта, а также проведено сравнение временных параметров (табл. 4).

Таблица 4

Сравнение параметров проекта ИС с использованием существующих и предлагаемых в литературе методов

Проект \ Параметр	Вариант 1 (метод "Стандартный метод деревянных соединений")	Вариант 2 (метод "Минимальные соединения")	Вариант 3 (метод "Бетонные Соединения")	Вариант 4 (метод "Гибридный метод деревянных соединений")	Вариант 5 (метод "П- образная конструкция")	Вариант 6 (метод "Прессовый")
Площадь ИС (м ²)	4629,172	4634,154	4854,715	4615,208	4618,315	4213,935
Энергопотребление (кВт·ч)	881,488	874,108	805,614	865,644	867,708	796,424
Длина межсоединения (мм)	43786,191	43502,124	44805,208	42395,105	42707,184	40436,547
Время физического проектирования (с)	7367	7405	7508	7510	7477	7851

Полученные результаты показывают (рис. 13), что после внедрения предлагаемого способа группирования и фазирования площадь уменьшилась примерно на 8,97%, энергопотребление - на 9,65%, а общая протяженность межсоединений - на 7,65%

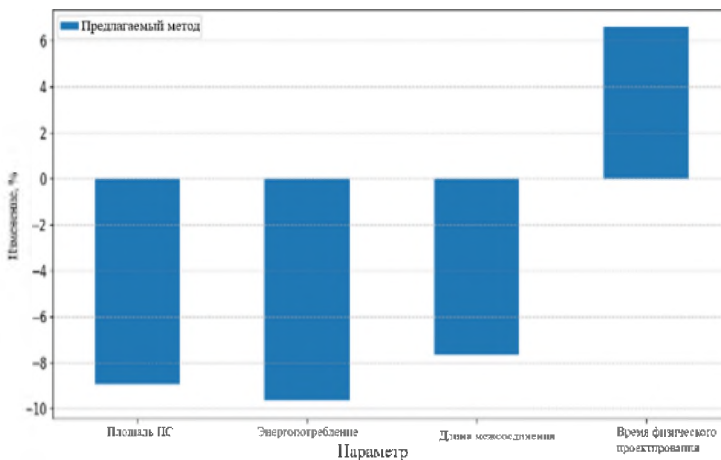


Рис. 13. Изменение параметров ИС предлагаемым способом

В третьей главе представлен разработанный полностью автоматизированный программный инструмент Synchro Compiler Tool (SCT).

Программный инструмент упрощает работу с файлами, используемыми при проектировании, минимизирует время, затрачиваемое на процесс проектирования, и уменьшает количество ошибок, вызванных человеческим фактором. SCT был разработан с использованием библиотек QT и Python, а также языка сценариев TCL, и совместим с основными операционными системами Linux (Ubuntu/Debian/CentOS). Для реализации программного инструмента также использовались библиотеки TensorFlow, NumPy, Pandas и MathPlot. Работа последней была выполнена с использованием инструментальных Synopsys. Для просмотра схем применяются программные средства Design Compiler (DC) и IC Compiler II (ICC II) для логических и физических проектов.

При запуске программного средства (рис. 14) устанавливается соединение с интегрированными в него инструментами, используемыми для логического и физического проектирования, а также для моделирования.

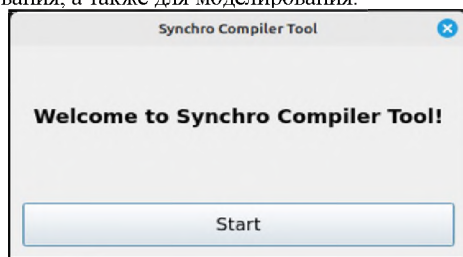


Рис. 14. Окно открытия программного обеспечения

После запуска программы открывается окно выбора режима работы (рис. 15).

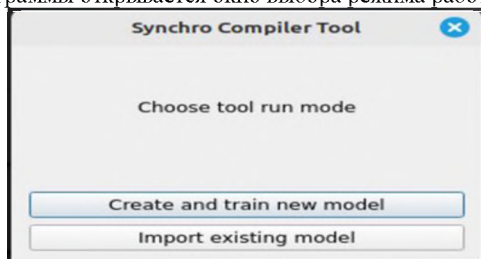


Рис. 15. Окно выбора режима работы программного обеспечения

Если выбран режим создания модели (рис. 16), программа открывает новое окно для ввода данных. В режиме использования модели загружается окно, в котором необходимо собрать входные файлы или загрузить данные из существующей базы. Таким образом, при выборе режима создания модели программный инструмент переключается в окно, где можно построить и обучить модель.

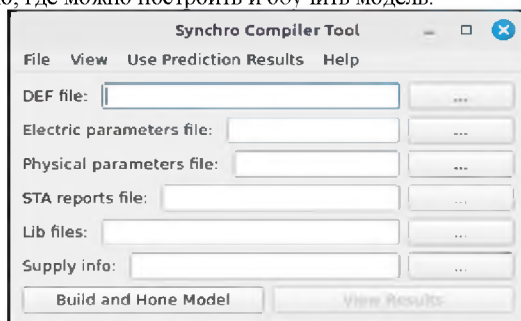


Рис. 16. Окно рабочей области построения модели МО

Для прогнозирования выбирается соответствующая модель МО. Если параметр не задан, по умолчанию применяется стандартная модель МО, реализованная в программной среде (рис. 17).

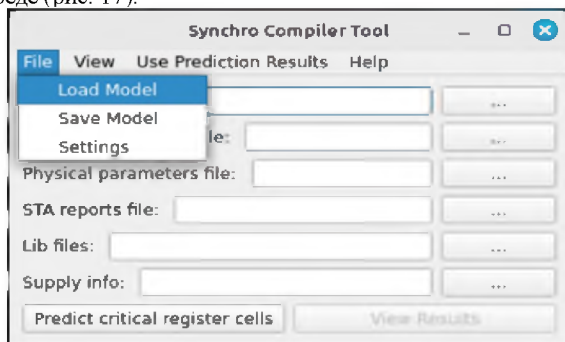


Рис. 17. Выбор модели МО в программном обеспечении

Для проверки и оценки эффективности разработанного программного средства с его помощью были выполнены прогнозы возникновения тактовых элементов с ухудшением параметров физических взаимосвязей синхронизирующих структур в ИС. На основании полученных результатов прогнозирования в конструкцию ИС вносились корректировки. В ходе анализа сравнивались как время проектирования, так и параметры исходных и модифицированных ИС:

- Программное средство позволяет прогнозировать ухудшение параметров тактовых элементов в ИС с точностью около 93% и сокращать количество итераций проектирования.
- В случае сочетания неспецифических определений правил в межсетевых соединениях дерева синхросигналов разница во времени, задержка и потребление энергии сокращаются на 7,94%, 10,14% и 13,82% соответственно за счет потери площади на 4,15% и увеличения длины межсетевого соединения на 4,07%.
- В случае физического проектирования с групповым и поэтапным подходом к тактовым элементам разница во времени, задержка и потребление энергии были сокращены на 13,87%, 11,73% и 9,43% соответственно за счет увеличения продолжительности физического проектирования синхронизирующих структур на 6,33% и повышения сложности процесса проектирования.

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

1. Предложены методы повышения эффективности физического проектирования дерева синхросигналов, обеспечивающие в результате прогнозирования последовательных элементов с деградировавшими параметрами сокращение времени проектирования, а при незначительном увеличении площади и длины межсоединений - сокращение временного рассогласования, задержек и энергопотребления [1-8].
2. Разработан метод прогнозирования последовательных элементов с деградировавшими параметрами перед выполнением физического проектирования дерева синхросигналов в интегральных схемах. Метод основан на алгоритмах машинного обучения и позволяет при минимальном сборе данных и применении в различных технологических процессах прогнозировать последовательные элементы с деградировавшими параметрами на 28,7% быстрее при потере точности данных примерно на 4,8% [1-3, 8].
3. Создан вариант физического проектирования дерева синхросигналов, сочетающий прогнозирование последовательных элементов с деградировавшими параметрами и определение неспецифических правил для этих межсоединений. Метод обеспечивает сокращение временного рассогласования, задержек и энергопотребления соответственно на 8,22%, 10,74% и 14,35% за счет увеличения площади на 4,33% и длины межсоединений на 4,14% [1, 2, 5-7].
4. Разработан поэтапный подход к физическому проектированию дерева синхросигналов на основе информации, полученной в результате прогнозирования последовательных элементов с деградировавшими параметрами, и их группового размещения. Метод обеспечивает сокращение временного рассогласования, задержек и энергопотребления соответственно на 14,03%, 12,07% и 9,65% за счет увеличения длительности физического проектирования дерева синхросигналов на 6,58% и усложнения процесса проектирования [1, 2, 5-7].
5. Разработанные в диссертации методы внедрены в программном инструменте Synchro Compiler Tool (SCT). SCT программу, которая включает модель машинного обучения для обработки входных данных. Программа позволяет существенно повысить эффективность физического проектирования тактовых деревьев в интегральных схемах. Основная функция инструмента - комплексная оптимизация временных и энергетических характеристик проектируемых схем. При работе с комбинациями неспецифических правил маршрутизации достигнуто сокращение временного рассогласования на 7,94%. Одновременно уменьшились задержки сигналов на 10,14% и снизилось энергопотребление на 13,82%. Эти улучшения получены при незначительном увеличении площади кристалла на 4,15% и длины межсоединений на 4,07%. Применение кластерного подхода к размещению элементов дало дополнительные преимущества. Удалось минимизировать рассогласование тактовых сигналов на 13,87%. Задержки сократились на 11,73%, а энергопотребление уменьшилось на 9,43%. При этом время

синтеза увеличилось на 6,33%, а общая сложность процесса проектирования возросла.

Основные результаты диссертации опубликованы в следующих работах:

1. **Մանուկյան Ա.Գ., Գալստյան Ա.Ա., Դանիելյան Ա.Մ.** Չուրախեղ բազմակարգ բազմապատկիչների պարամետրացված մոդելի մշակում // ՀՀ ԳԱԱ և ՀԱՊՀ-ի Տեղեկագիր. Տեխն. Գիտ. Մերիա. - 2020. - Հատ. 73, N 4. - էջ 442-448:
2. **Туманян А.К., Манукян А.Г., Галстян А.А., Даниелян А.М.** Аппаратные акселераторы на основе систолических матриц // Вестник НПУА: Информационные технологии, электроника, радиотехника. – 2020. – № 1. – С. 44-56.
3. **Աբգարյան Գ.Ա., Գալստյան Ա.Ա., Հարությունյան Գ.Ա.** Մինրրագրանշանային ծառի լավարկմամբ փոխազդեցությունների հետևանքների կրճատումը ինտեգրալ սխեմաներում // ՀՀ ԳԱԱ և ՀԱՊՀ-ի Տեղեկագիր. Տեխն. Գիտ. Մերիա. – 2023. - Հատ. 76, N 1 - էջ 93-100:
4. **Galstyan A.A.** New Approach of IO Cell Placement Addressing Minimized Data and Clock Skews in Top Level // 2023 IEEE East-West Design & Test Symposium (EWDTS). - Batumi, Georgia, 2023. - P. 1-5, doi: 10.1109/EWDTS59469.2023.10297096.
5. **Galstyan A.A.** Timing ECO Approach Addressing Clock Gating Cells for Anti-Aging Purposes to Save Runtime // 2023 International Conference on Electrical, Computer and Energy Technologies (ICECET). - Cape Town, South Africa, 2023. – P. 1-5, doi: 10.1109/ICECET58911.2023.10389457.
6. Development of parameterized model of logic elements at clock tree synthesis / **V.Sh. Melikyan, A.A. Galstyan, S.A. Ghukasyan, A.A. Ghazaryan, E.E. Karapetyan** // Proceedings of the NAS RA and NPUA. Series of Technical Sciences. - 2024. - Vol. 77, no. 1. - P. 58-58, doi: 10.53297/0002306X-2024.v76.1-93.
7. **Վ.Շ. Մելիքյան, Ա.Ա. Գալստյան, Ա.Մ. Դանիելյան, Հ.Հ. Սահակյան, Վ.Ա. Սահակյան, Ռ.Մ. Սողոմոնյան** Մեքենայական խոր ուսուցման մոդելի կիրառմամբ ինտեգրալ սխեմաների սինթրագրանշանային ծառի ֆիզիկական նախագծման արդյունավետության բարձրացման եղանակ // ՀՀ ԳԱԱ և ՀԱՊՀ-ի Տեղեկագիր. Տեխն. Գիտ. Մերիա. - 2024. - Հատ. 77, N 2. - էջ 179-189:
8. Fully Integrated Resistance Calibration Method Using Reference Frequency and MOSFET Capacitance / **O. Petrosyan, R. Sghomonyan, H. Sahakyan, V. Sahakyan, A. Galstyan, G. Voskanyan, A. Melikyan** // 2024 IEEE East-West Design & Test Symposium (EWDTS). - Yerevan, Armenia, 2024. – P. 1-4, doi: 10.1109/EWDTS63723.2024.10873752.

ԱՄՓՈՓԱԳԻՐ

Ներկայումս էլեկտրոնային սարքերի համատարած օգտագործումը, մեծացրել է դրանց հիմնական բաղադրիչի ինտեգրալ սխեմայի պահանջարկը: Ինտեգրալ սխեմաները օգտագործվում են ամենատարբեր ոլորտներում, ինքնավար մեքենաներից մինչև տիեզերական սարքավորումներ: Ինտեգրալ սխեմաների նախագծման մարտահրավերներին զուգահեռ, դրանց պարամետրերը հասել են աննախադեպ արժեքների: Տարրերի քանակի և խտության մեծացմանը զուգընթաց աճել է էներգասպառումը, որը հանգեցնում է սարքավորումների անթույլատրելի գերտաքացման, կրճատելով մարտկոցների սահմանափակ էներգիան: Մինքրոազդանշանային ծառի սպառում է ինտեգրալ սխեմաների ընդհանուր էներգասպառման 40%-ը: Պարամետրերի աննախադեպ արժեքները, որոնք պայմանավորված են ընթացիկ զարգացումներով, մարտահրավերներ են ստեղծում նախագծողների և արտադրողների համար:

Նշված մարտահրավերների լուծման նպատակներով վերջին տարիներին տարբեր գիտական խմբերի և անհատների կողմից մշակվել են ինտեգրալ սխեմաներում սինքրոազդանշանային ծառի ֆիզիկական նախագծման բազմաթիվ մեթոդներ: Այդ մեթոդներից յուրաքանչյուրն ունի որոշակի թերություն և համակարգ բյուրեղի վրա նախագծերում արդյունավետ չեն: Ուստի, չեն բավարարում ինտեգրալ սխեմաների զարգացման հետևանքով ներկա սահմանափակումներին: Այսպիսով, սինքրոազդանշանային ծառի ֆիզիկական նախագծման այնպիսի մեթոդների մշակումը, որոնք ընդունելի կորուստներով կապահովեն ժամանակակից պահանջները, դարձել է արդիական: Այս հիմնահարցի լուծման նպատակով անհրաժեշտ են սինքրոազդանշանային ծառի ֆիզիկական նախագծման նոր եղանակներ:

Ատենախոսությունը նվիրված է ինտեգրալ սխեմաներում սինքրոազդանշանային ծառի ֆիզիկական նախագծման արդյունավետության բարձրացման այնպիսի միջոցների մշակմանը, որոնք թույլ կտան կատարել կանխատեսումներ և դրա արդյունքում իրականացնել փոփոխություններ միջմիացումների ֆիզիկական կառուցվածքներում և տարրերի տեղաբաշխման տրամաբանությունում:

Առաջարկվել են սինքրոազդանշանային ծառի ֆիզիկական նախագծման արդյունավետության բարձրացման տարբերակներ, որոնք վատթարացած պարամետրերով հաջորդական տարրերի կանխատեսման արդյունքում ապահովում են նախագծման ժամանակի կրճատում, իսկ մակերեսի և միջմիացումների գումարային երկարության ոչ էական մեծացմամբ՝ ժամանակային տարբերության, ուշացման և էներգասպառման կրճատում:

Մշակվել է ինտեգրալ սխեմաներում, մինչև սինքրոազդանշանային ծառի ֆիզիկական նախագիծ իրականացնելը, վատթարացած պարամետրերով հաջորդական տարրերի կանխատեսման մեթոդ, որը, հիմնված լինելով մեքենայական ուսուցման ալգորիթմների վրա, հնարավորություն է տալիս

տվյալների քիչ հավաքագրման և տեխնոլոգիական տարատեսակ գործընթացներում կիրառմանը, վատթարացած պարամետրերով հաջորդական տարրերը կանխատեսելու 28,7%-ով կարճ ժամանակում՝ տվյալների 4,8% ճշտության կորստի հաշվին:

Ստեղծվել է վատթարացած պարամետրերով հաջորդական տարրերի կանխատեսման և այդ միջմիացումներում ոչ հատուկ կանոնների սահմանումների համադրությամբ սինքրոադանշանային ծառի ֆիզիկական նախագծման եղանակ, որն ապահովում է ժամանակային տարբերության, ուշացման և էներգասպառման համապատասխանաբար 8,22%, 10,74% և 14,35%-ով կրճատում՝ մակերեսի 4,33% և միջմիացումների գումարային երկարության 4,14% ավելացման հաշվին:

Մշակվել է վատթարացած պարամետրերով հաջորդական տարրերի կանխատեսման արդյունքում ստացված տեղեկությունների և այդ տարրերի խմբավորված տեղաբաշխման փուլային սինքրոադանշանային ծառի ֆիզիկական նախագծման մոտեցում, որն ապահովում է ժամանակային տարբերության, ուշացման և էներգասպառման կրճատում համապատասխանաբար 14,03%, 12,07% և 9,65%-ով՝ սինքրոադանշանային ծառի ֆիզիկական նախագծման տևողության 6,58% մեծացման և նախագծման ընթացքի բարդացման հաշվին:

Ատենախոսությունում մշակված ինտեգրալ սխեմաներում վատթարացած պարամետրերով հաջորդական տարրերի կանխատեսում կատարող և սինքրոադանշանային ծառում փոփոխություններ առաջարկող միջոցներն իրագործվել են «Synchro Compiler Tool» (SCT) ծրագրային գործիքում: Այն ներկայացնում է մեքենայական ուսուցման մոդելի ներդրմամբ ծրագրային միջավայր, որը հնարավորություն է տալիս՝ մուտքային տվյալների հիման վրա կատարելու կանխատեսումներ և բարձրացնելու ինտեգրալ սխեմաների սինքրոադանշանային ծառի ֆիզիկական նախագծման արդյունավետությունը: Առաջարկված տարբերակների իրագործումը՝ SCT ծրագրային գործիքի միջոցով, թույլ է տվել ոչ հատուկ կանոնների սահմանման համադրությունների դեպքում կատարել ժամանակային տարբերության, ուշացման և էներգասպառման համապատասխանաբար 7,94%, 10,14% և 13,82%-ով կրճատում՝ մակերեսի 4,15% և միջմիացումների գումարային երկարության 4,07% ավելացման հաշվին: Հաջորդական տարրերի խմբավորված և փուլային մոտեցմամբ ֆիզիկական նախագծման դեպքում ժամանակային տարբերությունը, ուշացումը և էներգասպառումը կրճատվել են համապատասխանաբար 13,87%, 11,73% և 9,43%-ով՝ սինքրոադանշանային ծառի ֆիզիկական նախագծման տևողության 6,33% մեծացման և նախագծման ընթացքի բարդացման հաշվին:

**DEVELOPMENT OF METHODS TO IMPROVE THE EFFICIENCY OF
PHYSICAL DESIGN OF CLOCK TREE IN INTEGRATED CIRCUITS**

SUMMARY

Currently, the widespread use of electronic devices has increased the demand for their main component, the integrated circuit (IC). ICs are used in various fields, from autonomous vehicles to space equipment. Alongside the challenges of IC design, their parameters have reached unprecedented values. With the increase in the number and density of elements, power consumption has also increased, leading to unacceptable overheating of equipment and reducing the limited energy of batteries. The clock tree consumes 40% of the total power consumption of ICs. The unprecedented values of parameters, driven by current developments, pose challenges for designers and manufacturers.

To address these challenges, various scientific groups and individuals have developed numerous methods for the physical design of the clock tree in ICs over the past years. Each of these methods has certain drawbacks and is not efficient in system on chip designs. Therefore, they do not meet the current limitations resulting from the development of ICs. Thus, developing methods for the physical design of the clock tree that meet modern requirements with acceptable losses has become relevant. To solve this issue, new methods for the physical design of the clock tree are needed.

The dissertation is dedicated to developing approaches to increase the efficiency of the physical design of the clock tree in ICs, which will allow predictions to be made and, as a result, changes to be implemented in the physical structures of interconnections and the logic gates placement.

Ways have been proposed to increase the efficiency of the physical design of the clock tree, which, by predicting registers with degraded parameters, ensure a reduction in design time, and with a slight increase in surface area and interconnection length, reduce time difference, delay, and power consumption.

A method has been developed for predicting registers with degraded parameters before implementing the physical design of the clock tree in ICs, which, based on machine learning algorithms, allows for the prediction of registers with degraded parameters in 28,7% less time, with approximately 4,8% loss in data accuracy, with minimal data collection and application in various technological processes.

An approach has been created for the physical design of the clock tree, combining the prediction of registers with degraded parameters and the definition of non-specific rules in these interconnections, which ensures a reduction in time difference, delay, and power consumption by 8,22%, 10,74%, and 14,35%, respectively, with a 4,33% loss in surface area and a 4,14% increase in interconnection length.

A phased approach to the physical design of the clock tree has been developed, based on the information obtained from predicting registers with degraded parameters and their cluster placement, which ensures a reduction in time difference, delay, and power consumption by 14,03%, 12,07%, and 9,65%, respectively, with a 6,58% increase in the duration of the physical design of the clock tree and a complication of the design process.

The measures developed in the dissertation for predicting registers with degraded parameters and proposing changes in the clock tree have been implemented in the "Synchro Compiler Tool" (SCT) software tool. It is a software tool with a machine learning model that allows predictions to be made based on input data and increases the efficiency of the physical design of the clock tree in ICs. The implementation of the proposed ways through the SCT software tool has allowed for a reduction in time difference, delay, and power consumption by 7,94%, 10,14%, and 13,82%, respectively, with a 4,15% loss in surface area and a 4,07% increase in interconnection length. With the grouped and phased approach to the physical design of successive elements, time difference, delay, and power consumption have been reduced by 13,87%, 11,73%, and 9,43%, respectively, with a 6,33% increase in the duration of the physical design of the clock tree and a complication of the design process.

