

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ, ԳԻՏՈՒԹՅԱՆ,
ՄՇԱԿՈՒՅԹԻ ԵՎ ՍՊՈՐՏԻ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

Ոսկանյան Գառնիկ Արմենի

ԻՆՏԵԳՐԱԼ ՄԽԵՄԱՆԵՐԻ ՄԻՋԵՎ ՏԵՂԵԿՈՒՅԹԻ ՀԱՂՈՐԴՄԱՆ
ՀԱՄԱԿԱՐԳԵՐԻ ԱՐԴՅՈՒՆԱՎԵՏՈՒԹՅԱՆ ՄԵԾԱՑՄԱՆ ՄԻՋՈՑՆԵՐԻ
ՄՇԱԿՈՒՄ

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի
հայցման ատենախոսության

ՄԵՂՍԱԳԻՐ

Երևան 2025

МИНИСТЕРСТВО ОБРАЗОВАНИЯ, НАУКИ, КУЛЬТУРЫ И СПОРТА
РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Восканян Гарник Арменович

РАЗРАБОТКА СРЕДСТВ ПОВЫШЕНИЯ ЭФФЕКТИВНОСТИ СИСТЕМ
ПЕРЕДАЧИ ИНФОРМАЦИИ МЕЖДУ ИНТЕГРАЛЬНЫМИ СХЕМАМИ

АВТОРЕФЕРАТ

диссертации на соискание ученой степени кандидата
технических наук по специальности 05.27.01 -
“Электроника, микро- и наноэлектроника”

Ереван 2025

Ատենախոսության թեման հաստատվել է Երևանի պետական համալսարանում (ԵՊՀ):

Գիտական ղեկավար *

տ.գ.դ. Վազգեն Շավարշի Մելիքյան

Պաշտոնական ընդդիմախոսներ *

տ.գ.դ. Սուրիկ Խաչիկի Խուրավերդյան
տ.գ.թ. Գոռ Արշավիրի Աբգարյան

Առաջատար կազմակերպություն *

ՀՀ ԳԱԱ Ռադիոֆիզիկայի և
Էլեկտրոնիկայի ինստիտուտ

Ատենախոսության պաշտպանությունը կայանալու է 2025թ. հուլիսի 24-ին, ժամը 10⁰⁰-ին, ՀԱՊՀ-ում գործող «Ռադիոտեխնիկայի և էլեկտրոնիկայի» 046 Մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:

Սեղմագիրն առաքված է 2025թ. հունիսի 16-ին

046 Մասնագիտական խորհրդի
գիտական քարտուղար, տ.գ.թ.



Բենիամին Ֆելիքսի Բադալյան

Тема диссертации утверждена в Ереванском государственном университете

Научный руководитель:

д.т.н. Вазген Шаваршович Меликян

Официальные оппоненты:

д.т.н. Сурик Хачикович Худавердян
к.т.н. Гор Аршавирович Абгарян

Ведущая организация:

Институт радиопизики и электроники
НАН РА

Защита диссертации состоится 24-го июля 2025 г. в 10⁰⁰ ч. на заседании Специализированного совета 046 — "Радиотехники и электроники", действующего при Национальном политехническом университете Армении, по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.

Автореферат разослан 16-го июня 2025 г.

Ученый секретарь

Специализированного совета 046, к.т.н.



Бениамин Феликсович Бадалян

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Современные интегральные схемы (ИС) широко применяются в различных областях: компьютерах, автономных транспортных средствах, медицине, портативных устройствах, военных и космических системах. С расширением сфер применения ИС возникают новые вызовы по повышению их эффективности, основным из которых является обеспечение высокой производительности, надежности, минимальной площади, занимаемой на полупроводниковом кристалле, и низкого энергопотребления. Эти требования привели к постоянному масштабированию полупроводниковых технологий, в результате чего размеры транзисторов уменьшились до 3 нм, а напряжения питания — до 0,6 В (600 мВ). Однако наряду с указанным прогрессом возникают новые явления, которые могут существенно изменить параметры схем и усилить ранее незначительные эффекты, что приводит к проблемам эффективности. Кроме того, в некоторых современных технологиях производители полупроводников сталкиваются с трудностями при изготовлении транзисторов с толстыми оксидными слоями затвора, что также негативно сказывается на эффективности ИС.

Учитывая важность вышеуказанных проблем, ведущие компании отрасли проводят работы, направленные на повышение эффективности ИС. Однако постоянное масштабирование размеров транзисторов вызывает новые проблемы, в результате чего существующие решения не всегда удовлетворяют текущим требованиям.

Методы повышения эффективности особенно важны для систем передачи, которые являются ключевой частью ИС, поскольку обеспечивают связь ИС с внешней средой. Одним из важнейших факторов, влияющих на эффективность узлов передачи, являются эффекты старения, в результате которых со временем ухудшаются параметры схемы, что может привести к снижению эффективности системы, вплоть до отказов.

Диссертация посвящена решению вопросов обеспечения эффективности систем передачи информации между интегральными схемами.

Объект исследования. Основные факторы, ухудшающие эффективность систем передачи информации между интегральными схемами. Ухудшение параметров схем вследствие этих факторов и способы их предотвращения.

Цель работы. Повышения эффективность систем передачи информации между интегральными схемами, выявление явлений, обуславливающих её ухудшение, и снижение их воздействия.

Методы исследования. В ходе исследования были использованы современные подходы к оценке, моделированию и повышению эффективности систем передачи информации между интегральными схемами, а также методы разработки их программного обеспечения.

Научная новизна:

- Предложены подходы к повышению эффективности систем передачи информации между интегральными схемами, которые соответствуют современным требованиям и обеспечивают необходимые рабочие условия за счет увеличения занимаемой площади и времени моделирования.

- Разработана многовыходная схема преобразователя уровней напряжения (ПУН), в которой повышена эффективность за счет увеличения функциональности схемы и снижения влияния старения, что позволило уменьшить ухудшение энергопотребления и задержки с 83% и 60% до 17% и 12% соответственно при примерно двукратном увеличении площади физического проекта.
- Предложена схема источника опорного напряжения (ИОН) на основе транзисторов с тонким оксидным слоем затвора, в которой снижено параметрическое ухудшение, вызванное явлениями старения, что обеспечивает отклонение выходного напряжения и опорного тока менее 10% в течение 10 лет эксплуатации при увеличении площади на 11,2%.
- Создан встроенный подход к управлению режимом низкого энергопотребления с постоянным мониторингом дифференциальных данных, обеспечивающий активацию режима низкого энергопотребления (РПЭ) при уровне до 100 мкс вместо 3 мс за счет временных затрат тока, от дифференциальных линий данных.

Практическая ценность работы. Разработанные в диссертации меры по повышению эффективности систем передачи информации между интегральными схемами были реализованы в программном средстве (ПС) "IC_optimizer" (ICO), внедрённом в компании ЗАО "СИНОПСИС АРМЕНИЯ", что позволило сократить время проектирования и проверки схем в среднем в два раза. Реализация предложенных методов с использованием программного инструмента ICO позволила повысить функциональность ПУН, получив многовыходную схему. В ИОН снижены ухудшения, вызванные явлениями старения, обеспечивая отклонение основных параметров схемы менее 10% от допустимых значений. Обеспечено переключение в РПЭ до 100 мкс без статических энергозатрат. Всё это удалось реализовать за счёт увеличения занимаемой на полупроводниковом кристалле площади до двух раз и временных затрат тока от дифференциальных линий данных.

На защиту выносятся следующие научные положения:

- метод повышения эффективности за счет структуры многовыходной схемы преобразователя уровней напряжения;
- метод повышения эффективности источника опорного напряжения с использованием транзисторов с тонким оксидным слоем затвора;
- встроенный метод управления режимом пониженного энергопотребления с мониторингом дифференциальной информации;
- программный инструмент "IC_Optimizer" для повышения эффективности ИС.

Достоверность научных положений подтверждается представленными в диссертации экспериментальными результатами схематического моделирования и математическими обоснованиями.

Внедрение. Разработанное программное средство "IC_Optimizer" внедрено в ЗАО "СИНОПСИС АРМЕНИЯ". ПС применяется при проектировании ИС с учетом эффектов старения для повышения их эффективности и рабочих параметров.

Апробация работы. Основные научные и практические результаты диссертации докладывались на:

- 20-й Международной конференции «East-West Design & Test Symposium (EWDTS)» (Ереван, Армения, 2024 г.);
- научных семинарах кафедры «Электроника, биомедицинские и измерительные системы» НПУА (Ереван, Армения, 2022–2025 гг.);
- научных семинарах компании «Synopsys Armenia» (Ереван, Армения, 2022–2025 гг.);
- научных семинарах кафедры «Микроэлектронные схемы и системы» НПУА (Ереван, Армения, 2022–2025 гг.).

Публикации. Основные положения диссертации представлены в восьми научных работах, список которых приведен в конце автореферата.

Структура и объем диссертации. Работа состоит из введения, трех глав, основных выводов, списка литературы из 106 наименований и 4-ех приложений. В первом приложении представлен акт внедрения диссертации, во втором - фрагменты Spice-описаний исследованных преобразователей уровней напряжения, источников опорного напряжения и встроенных схем управления режимом пониженного энергопотребления, в третьем - фрагменты описания ПС "IC_Optimizer", а в четвертом - списки рисунков, таблиц и сокращений. Объем диссертации составляет 107 страниц, а вместе с приложениями - 148 страниц, включая 87 рисунков и 11 таблиц. Диссертация написана на армянском языке.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность темы диссертации, сформулированы цель и основные задачи исследования, представлены методы исследования, научная новизна, практическое значение и основные научные положения, выносимые на защиту.

В первой главе представлены воздействия, ухудшающие надежность и рабочие параметры современных систем питания и управления, встроенных в интегральные запоминающие устройства. Исследовано влияние явлений старения на эти процессы. Изучены необходимость снижения и компенсации данных явлений, а также существующие для этого методы.

Преобразователи уровней напряжения. ПУН используются в качестве промежуточных и вспомогательных схем и имеют важное значение в системах передачи данных. С их помощью осуществляется преобразование уровней напряжения от низкого к высокому и от высокого к низкому, тем самым обеспечивая связь между внутренним и внешним мирами ИС. К современным требованиям, предъявляемым к ним, относятся высокая скорость работы, низкое энергопотребление, надежность и малые занимаемые площади.

Рассмотрен метод повышения эффективности в схемах ПУН, направленный на двухступенчатое преобразование напряжения от низкого к высокому уровню. В

основе метода лежит поэтапная повышающая структура, в которой каждый инвертор схемы повторителя питается от различных напряжений (рис. 1).

Выходной инвертор, состоящий из пары транзисторов П2 и Н2, питается напряжением V_{dd} , а первичный инвертор, состоящий из пары П1 и Н1, питается напряжением, меньшим чем V_{dd} . Транзистор П2 всегда включен и используется для понижения уровня напряжения питания, подаваемого на П1, тем самым предотвращая перенапряжение между выводами транзистора П1. Когда на вход подается нулевое напряжение, узел Б заряжается через транзисторы П1 и П2.

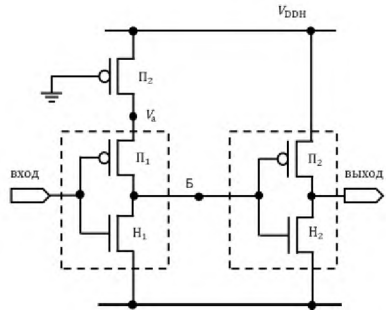


Рис. 1. Схема преобразователей уровней напряжения

Для оценки эффективности и явлений старения в течение 10 лет были проведены эксперименты с использованием программ моделирования (табл. 1, рис. 2).

Таблица 1

Сравнение мощности и задержки в схемах ПУН

структура ПУН	Мощность (мкВт)	Время задержки (нкс)
Базовая	8,88	119
Двухступенчатая	7,84	98,2

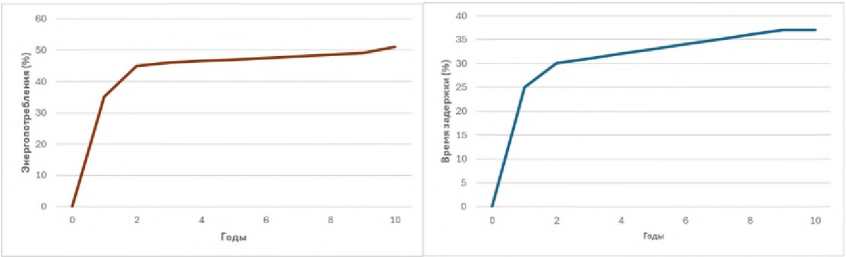


Рис. 2. Изменения в энергопотреблении и времени задержки двухступенчатой схемы ПУН и течение 10 лет

Применение метода в ПУН позволило улучшить энергопотребление и время задержки, а также смягчить влияние эффектов старения. Несмотря на это, влияние эффектов старения на основные параметры схемы остаётся достаточно высоким, что может привести к дальнейшим проблемам. Основным недостатком предложенного метода является сокращение функциональности, поскольку в данном случае вместо базовых дифференциальных выходов имеется только один выход. Это приведёт к резкому сокращению областей применения схемы. Поэтому, учитывая вышеизложенное, возникает необходимость разработки новых методов.

Источник опорного напряжения. Схемы ИОН являются одними из важнейших узлов в системах передачи данных. Они используются в стабилизаторах напряжения, цифро-аналоговых и аналого-цифровых преобразователях и обеспечивают постоянное опорное напряжение, независимое от технологического процесса, изменения напряжения питания и температуры (НПТ).

В основе работы схемы ИОН лежит идея комбинирования двух напряжений: одного с положительным температурным коэффициентом (разность напряжений между базой и эмиттером двух биполярных транзисторов) и другого — с отрицательным температурным коэффициентом (база-эмиттерное напряжение). Такое сочетание обеспечивает стабильное опорное напряжение.

Рассмотрен известный подход к снижению эффектов старения в интегрированных каскодных операционных усилителях (ОУ) в режиме отключения. Авторы отметили значительное ухудшение параметров входных транзисторов ОУ с интегрированным каскодом в режиме отключения. Для решения этой проблемы были добавлены ключи Т1 и Т2 на КМОП-транзисторах для отсечки и независимого управления входными транзисторами ОУ. Также были добавлены транзисторы П4, П5, П6, Н7 и Н8 для снижения влияния эффектов старения (рис. 3).

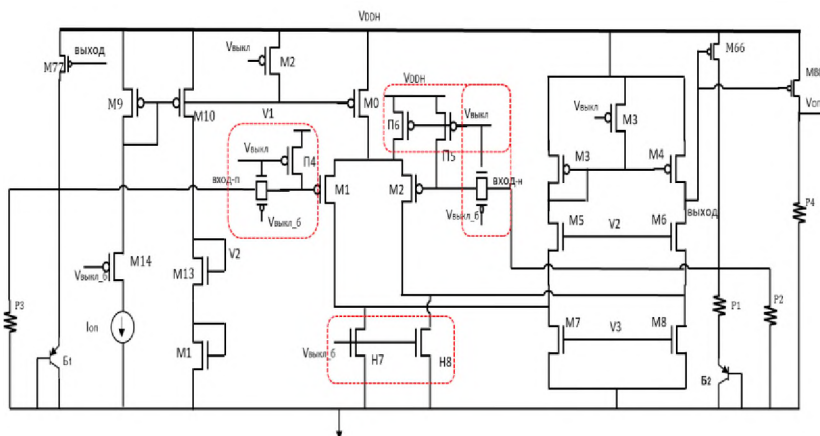


Рис. 3. Схема источника опорного напряжения

Для оценки влияния 10-летнего старения на ИОН проведены эксперименты с использованием программ моделирования (табл. 2).

Таблица 2

Сравнение характеристики в схемах ИОН

Параметр	Базовый ИОН		ИОН с принимаемым методом	
	до 10 лет старения	после 10 лет старения	до 10 лет старения	после 10 лет старения
Усиление (дБ)	67,3	45,7	68,2	56,6
$V_{оп}$ (мВ)	800 ± 8	620 ± 35	800 ± 8	680 ± 20
$I_{оп}$ (мА)	0,25	0,2	0,25	0,22

Применение метода позволило повысить эффективность за счёт смягчения влияния эффектов старения на основные параметры ИОН, однако данный метод неприменим в новейших технологиях, где отсутствуют транзисторы с толстым оксидным слоем. Поскольку в результате старения в течение 10 лет параметрические ухудшения превышают допустимое отклонение в 10% и приводят к отказу схемы ИОН примерно через 6 лет, то возникает необходимость разработки новых методов, повышающих надёжность ИОН и обеспечивающих их применимость в новейших технологиях.

Схема управления режимом пониженного энергопотребления. В аналоговых и цифровых схемах широко применяется метод внедрения режима пониженного энергопотребления или режима ожидания. Это позволяет снизить энергопотребление узла до минимума, при этом сохраняя требуемый минимальный уровень питания, чтобы, при необходимости, можно было перевести узел в рабочее состояние за минимальное время.

Во многих ИС существуют специальные входные выводы, предназначенные для управления РПЭ (рис. 4). Преимущества наличия вывода для управления РПЭ заключаются в том, что требуется короткое время переключения, реализация и управление достаточно просты, возможно управление с помощью внешнего узла, а также обеспечивается высокая энергоэффективность, поскольку в режиме покоя отсутствует дополнительное потребление тока.

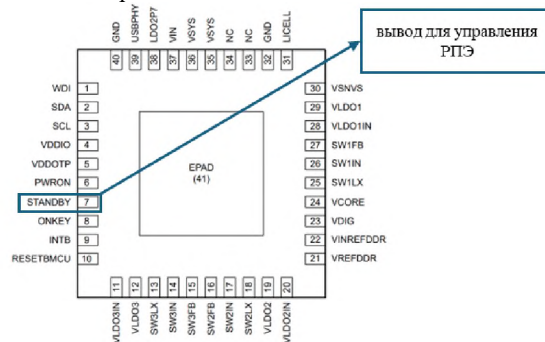


Рис. 4. Внешний вывод для управления РПЭ

Однако этот метод имеет существенные недостатки: требуется наличие внешнего вывода, что является большой проблемой для ИС с ограниченным числом выводов и может создавать серьезные препятствия при физическом проектировании. Тем не менее, существуют и другие методы, в которых отсутствуют внешние выводы, предназначенные для РПЭ (рис. 5). Вместо них используются встроенные схемы с временным мониторингом для обнаружения и управления режимом ожидания. В отличие от предыдущего метода, в данном случае нет необходимости использовать дополнительный внешний вывод. Встроенная структура требует применения логики конечного автомата, которая постоянно потребляет статическую энергию.

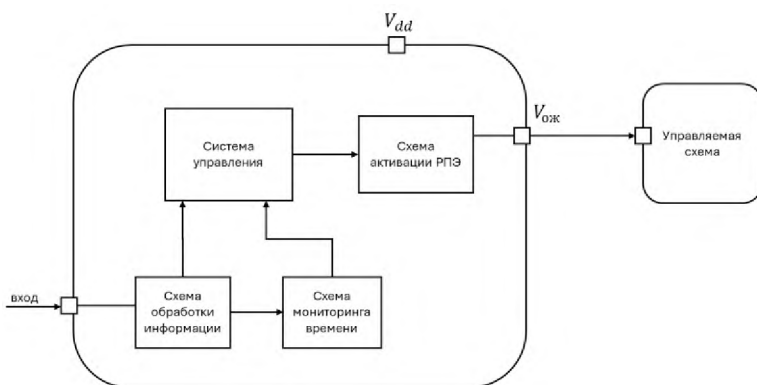


Рис. 5. Встроенная система управления РПЭ

В отличие от предыдущего метода, в данном случае нет необходимости использовать дополнительный внешний вывод. Внедрённая структура требует применения логики конечного автомата, которая постоянно потребляет статическую энергию:

- для перехода системы в режим ожидания требуется отсутствие входного сигнала в течение 3 мс, а для перевода управляемой системы в режим пониженного энергопотребления до 10 мс;
- переход из режима ожидания в рабочий режим осуществляется с помощью сигнала перезапуска, который может длиться от 1 до 15 мс, а для восстановления рабочего режима требуется около 10 мс.

Таким образом, учитывая вышеупомянутые проблемы, отметим, что существующие методы повышения эффективности в системах передачи данных между интегральными схемами недостаточны для преодоления современных вызовов, а в некоторых случаях они даже отсутствуют, что приводит к необходимости разработки новых методов.

Во второй главе представлены разработанные методы и даются решения проблем, описанных в первой главе.

Метод повышения эффективности за счет структуры многовыходной схемы преобразователя уровней напряжения. Для повышения эффективности ПУН был разработан метод, который позволяет получить надёжную многовыходную схему (рис. 6), обеспечивая тем самым высокую функциональность и эффективность.

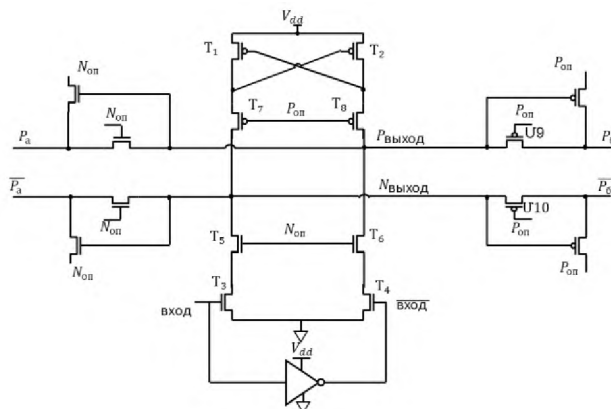


Рис. 6. Предлагаемая многовыходная схема ПУН

Схемы выходных каскадов, добавленные к основной схеме ПУН, позволяют получать дополнительные выходные напряжения. Выходные напряжения $P_б$ могут иметь значения 0,4 В и 1,2 В, а выходные напряжения $P_а$ — 0 В и 0,6 В (рис. 7).

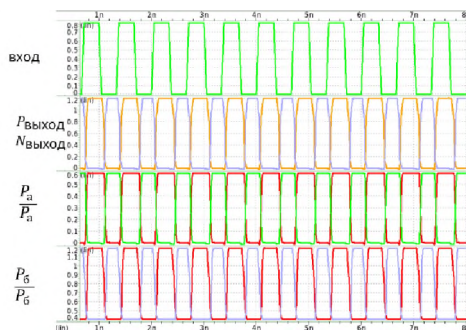


Рис. 7. Результаты временного анализа схемы ПУН

В результате применения предлагаемого метода стало возможным повысить эффективность ПУН с низкого на высокий за счёт увеличения числа выходов, что обеспечивает дополнительные выходные напряжения. Благодаря их наличию также обеспечивается надёжность последующих схем.

Для оценки влияния эффекта старения в течение 10 лет были проведены эксперименты с использованием программ моделирования (рис. 8).

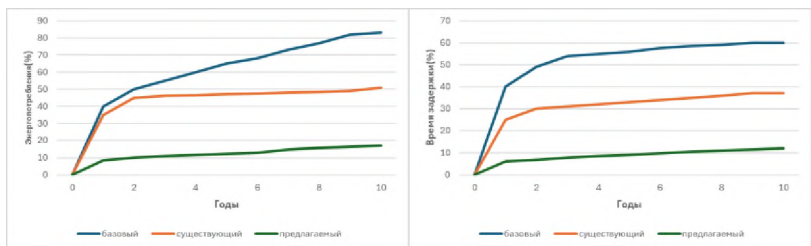


Рис. 8. Сравнение энергопотребления и времени задержки в схемах ПУН за 10 лет

Таким образом, по сравнению с существующим методом, значения увеличения энергопотребления и времени задержки были снижены соответственно в 3,0 и 3,08 раза, а по сравнению с базовой схемой — в 4,8 и 5 раз, за счёт увеличения площади физического проекта примерно в два раза. Следует также отметить, что схемы были спроектированы данным методом только с использованием транзисторов с тонким оксидным слоем затвора, что позволяет применять метод в новейших технологиях.

Метод повышения эффективности источника опорного напряжения с использованием транзисторов с тонким оксидным слоем затвора. Учитывая вышеуказанные проблемы, для повышения эффективности ИОН был разработан метод, предусматривающий использование только транзисторов с тонким оксидным слоем затвора, что обеспечивает долгосрочную работу ИОН в соответствии с современными требованиями надёжности.

В схему были добавлены КМОП-ключи и дополнительные транзисторы. Цель предлагаемого метода установить в режиме отключения на выводах всех НМОП и ПМОП транзисторов соответствующие значения напряжения 0 В или V_{dd} (рис. 9).

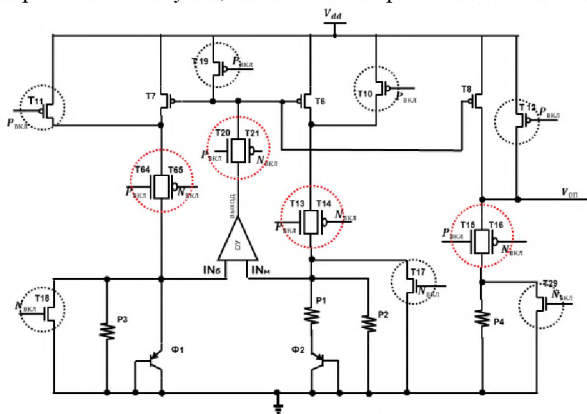


Рис. 9. Предлагаемая схема ИОН с использованием транзисторов с тонким оксидным слоем затвора

Была спроектирована схема ИОН, выполненная только на транзисторах с тонким оксидным слоем затвора с применением предлагаемого метода, и проведено моделирование старения за 10 лет (табл. 3).

Таблица 3

Основные параметры ИОН с использованием предлагаемых методов

Параметр	до 10 лет старения	после 10 лет старения
Усиление (дБ)	67,4	62,8
$V_{оп}$ (мВ)	800 ± 8	750 ± 12
$I_{оп}$ (мА)	0,25	0,24

В результате старения в течение 10 лет значение опорного напряжения схемы ИОН, реализованной предлагаемым методом, ухудшилось на 6,66%, а значение опорного тока изменилось на 4,16%, что не превышает предельное отклонение в 10%. Следовательно, в течение 10 лет эксплуатации отказ схемы не произойдет.

Таким образом, применение предлагаемого метода позволило повысить эффективность схемы ИОН с использованием транзисторов с тонким оксидным слоем затвора, увеличив надёжность и обеспечив срок службы более 10 лет по сравнению с 6 годами у существующего метода, однако за счёт увеличения площади физического проекта на 11,2%.

Встроенный метод управления режимом пониженного энергопотребления с мониторингом дифференциальной информации. В целях решения проблем, изложенных в предыдущей главе, был предложен встроенный метод управления режимом низкого энергопотребления с постоянным мониторингом дифференциальных информационных линий.

Суть предлагаемого метода заключается в следующем: для включения или отключения цепей используются дифференциальные линии передачи данных (рис. 10).

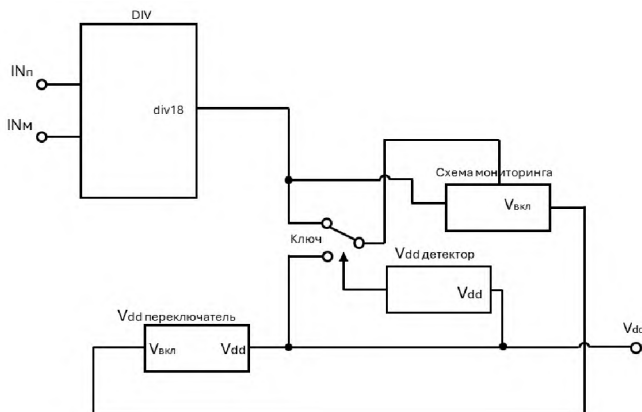


Рис. 10. Предлагаемая схема детектирования напряжения питания

Данный подход не требует ни постоянного напряжения питания, ни внешнего управляющего выхода для режима ожидания. Вместо этого применяются дифференциальные линии передачи данных, которые в схеме выполняют функции как входных сигналов, так и источника питания. Благодаря этому отпадает необходимость в управляющем выходе режима ожидания и схемах постоянного мониторинга, а также отсутствует постоянное энергопотребление.

В процессе передачи данных по дифференциальным линиям один из сигналов всегда имеет высокий уровень напряжения, в противном случае оба равны нулю. Если использовать эти сигналы в качестве параллельных входов диодного делителя напряжения, на выходе можно получить требуемое постоянное напряжение при передаче данных. Выход делителя используется в качестве управляющего сигнала режима низкого энергопотребления и в качестве питающего напряжения для мониторингового узла. При отсутствии данных мониторинговый узел отключает напряжение питания V_{dd} от управляемой системы, обеспечивая её состояние низкого энергопотребления. После любого по длительности перерыва, при возобновлении передачи данных, формируемое напряжение переключает выход мониторингового узла, который через схему переключения питания вновь подаёт напряжение V_{dd} на систему. Питание встроенной системы переключается с внешнего источника на V_{dd} , когда последний превышает порог, установленный схемой обнаружения напряжения питания. (рис. 11).

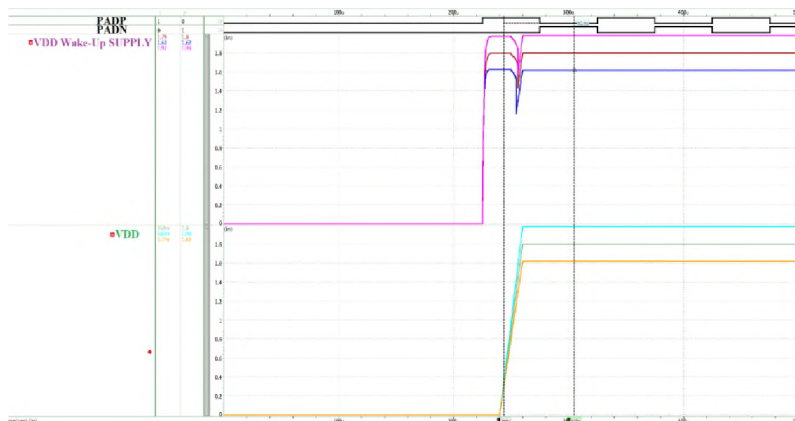


Рис. 11. Результаты временного моделирования схемы РПЭ с использованием предлагаемого метода

Таким образом, применение предлагаемого метода позволяет встроенной системе управления режимом ожидания активировать напряжение питания управляемой схемы во временном промежутке до 100 мкс, в то время как существующие методы требуют до 3 мс. Однако при использовании данного метода процесс активации требует временного потребления тока из дифференциальных линий передачи данных схемы-отправителя.

В третьей главе представлено разработанное программно-инструментальное средство "ICO", которое обеспечивает связь между всеми необходимыми для проектирования и моделирования программными инструментами, что позволяет сократить время, затрачиваемое на процессы проектирования и проверки, а также уменьшить вероятность ошибок, связанных с человеческим фактором.

После загрузки ПС открывается главное окно, с помощью которого можно спроектировать или импортировать необходимую схему для моделирования (рис. 12).

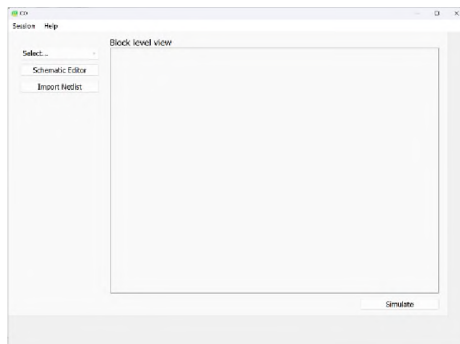


Рис. 12. Окно ввода условий работы

При нажатии на кнопку "Simulate" открывается окно "Simulation", предназначенное для настройки входных данных, необходимых для моделирования (рис. 13).

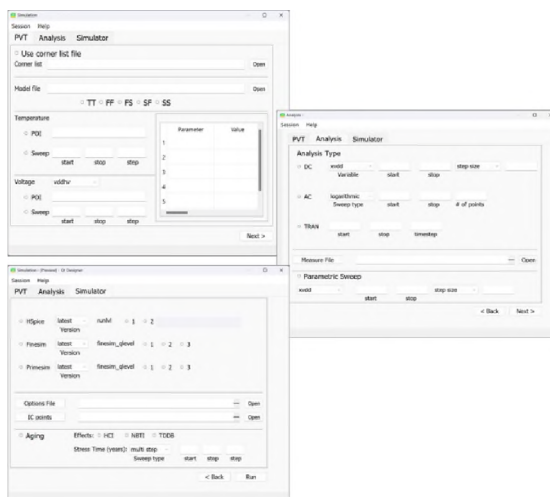


Рис. 13. Окна настройки для моделирования

В подокне "Analysis" выбирается один из трёх возможных типов моделирования: "DC", "AC", "Transient". В подокне также выбирается файл измерений "Measure File". Можно также изменить любой параметр в заданном диапазоне, установив начальное, конечное значения и шаг изменения (Parametric Sweep).

The 'results' application window is the central focus, displaying a 'Table view' of data. It includes tabs for 'Waveform Files', 'Log Files', 'Degradation Report', and 'Re-evaluate'. Arrows point from these tabs to various data visualizations and tables shown in the surrounding windows. For example, the 'Waveform Files' tab points to a table of waveform data, and the 'Log Files' tab points to a table of log data. The 'Degradation Report' tab points to a plot of degradation over time, and the 'Re-evaluate' tab points to a plot of re-evaluation results. The 'Table view' tab points to a table of data, and the 'Export Data' button points to a table of data. The 'Scatter Plot' tab points to a scatter plot, and the 'Generate Plot' button points to a plot of data. The 'X variable' and 'Y variable' dropdowns are also visible, with 'Temp' selected for the X variable and 'Vout' selected for the Y variable.

Рис. 14. Возможность просмотра полученных результатов

После моделирования открывается окно "Results". Оно позволяет для анализа полученных результатов экспортировать таблицу данных в желаемом формате, вывести зависимость любого параметра от PVT (ПТН), просмотреть полученные графики для всех случаев PVT с помощью программного инструмента "WaivView", просмотреть логи моделирования (.log), а также с учётом старения формировать файл, включающий параметрическое ухудшение каждого элемента схемы (рис. 14).

С помощью программного инструмента ISO были спроектированы и протестированы схемы ПУН, ИОН и РПЭ. Полученные данные были сравнены с результатами, представленными в предыдущей главе (табл. 4-6).

Таблица 4

Оценка эффективности проектирования ПУН с помощью программного средства

Схема	Усиление (дБ)		V _{оп} (мВ)		I _{оп} (мА)	
	до 10 лет старения	после 10 лет старения	до 10 лет старения	после 10 лет старения	до 10 лет старения	после 10 лет старения
Существующая	68,2	56, 6	800±8	680±20	0,25	0,22
С помощью предлагаемого метода	67,4	62, 8	800±8	750±12	0,25	0,22
Разработанная с помощью ПС	67, 5	62, 7	800±8	750±12	0,25	0,24

Таблица 5

Оценка эффективности проектирования ИОН с помощью программного средства

Схема	Мощность (мкВт)		Время задержки (пкс)	
	до 10 лет старения	после 10 лет старения	до 10 лет старения	после 10 лет старения
Существующая	7,84	11,84	98,2	134,5
С помощью предлагаемого метода	9,72	11,37	122,1	136,6
Разработанная с помощью ПС	9,74	11,38	121,7	136,1

Таблица 6

Оценка эффективности проектирования схемы РПЭ с помощью программного средства

Схема	Время активаций РПЭ (мс)
Существующая	≈3
С помощью предлагаемого метода	0.06
Разработанная с помощью ПС	0.062

Таким образом, как видно из результатов сравнения, ПС позволяет проектировать и моделировать схемы без потери точности, что свидетельствует об эффективности ИСО. Упрощенная связь между различными инструментами, интегрированными на одной платформе, позволяет сократить затрачиваемое время в среднем в два раза, а также уменьшает вероятность ошибок, связанных с человеческим фактором.

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

1. Предложены подходы к повышению эффективности систем передачи информации между интегральными схемами, которые соответствуют современным требованиям и обеспечивают необходимые рабочие условия за счет увеличения занимаемой площади и времени моделирования.
2. Разработана многовыходная схема преобразователя уровней напряжения (ПУН), в которой повышена эффективность за счет увеличения функциональности схемы и снижения влияния старения, что позволило уменьшить ухудшение энергопотребления и задержки с 83% и 60% до 17% и 12% соответственно при примерно двукратном увеличении площади физического проекта.
3. Предложена схема источника опорного напряжения (ИОН) на основе транзисторов с тонким оксидным слоем затвора, в которой снижено параметрическое ухудшение, вызванное явлениями старения, что обеспечивает отклонение выходного напряжения и опорного тока менее 10% в течение 10 лет эксплуатации при увеличении площади на 11,2%.
4. Создан встроенный подход к управлению режимом низкого энергопотребления с постоянным мониторингом дифференциальных данных, обеспечивающий активацию режима низкого энергопотребления (РПЭ) при уровне до 100 мкс вместо 3 мс за счет временных затрат тока, от дифференциальных линий данных.
5. Разработанные в диссертации меры по повышению эффективности систем передачи информации между интегральными схемами были реализованы в программном средстве (ПС) "IC_optimizer" (ИСО), внедрённом в компании ЗАО "СИНОПСИС АРМЕНИЯ", что позволило сократить время проектирования и проверки схем в среднем в два раза. Реализация предложенных методов с использованием программного инструмента ИСО позволила повысить функциональность ПУН, получив многовыходную схему. В ИОН снижены ухудшения, вызванные явлениями старения, обеспечивая отклонение основных параметров схемы менее 10% от допустимых значений. Обеспечено переключение в РПЭ до 100 мкс без статических энергозатрат. Всё это удалось реализовать за счёт увеличения занимаемой на полупроводниковом кристалле площади до двух раз и временных затрат тока от дифференциальных линий данных.

Основные результаты диссертации опубликованы в следующих работах:

1. Reliable All PMOS Voltage Doublers for Low-Voltage Applications / **H. Sahakyan, H. Gomtsyan, R. Soghomonyan, S. Harutyunyan, G. Voskanyan, V. Sahakyan, A. Melikyan** // 2024 IEEE East-West Design & Test Symposium (EWDTS). - Yerevan, Armenia, 2024. - P. 1-4, doi: 10.1109/EWDTS59469.2024.10297089.
2. Fully Integrated Resistance Calibration Method Using Reference Frequency and MOSFET Capacitance / **O. Petrosyan, R. Soghomonyan, H. Sahakyan, V. Sahakyan, A. Galstyan, G. Voskanyan, A. Melikyan** // 2024 IEEE East-West Design & Test Symposium (EWDTS) - Yerevan, Armenia, 2024 -P. 1-4, doi: 10.1109/EWDTS63723.2024.10873752.
3. A Minimization Method For Transistor Aging Influence In Highto-Low Voltage Level Converter Design / **S.A. Ghukasyan, E.T. Papyan, R.A. Ivanyan, S.S. Mkrtchyan, G.A. Voskanyan** // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical Sciences: ISSN:0002-306X. – 2024. – Vol. 77, № 3. – P. 322-330, doi: 10.53297/0002306X-2024.v77.3-322.
4. **Kostanyan H., Harutyunyan S., Voskanyan G., Ghukasyan S.** Transistor aging minimization method for multi output level converter design // Вестник Российско-Армянского университета: Физико-математические и естественные науки. – Ереван, 2022. - № 1. - С. 87-98.
5. **Voskanyan G.A.** The Reliability Improvement Method For Bandgap Reference With Thin Oxide Transistors // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical Sciences: ISSN:0002-306X. – 2024. – Vol. 77, № 3. – P. 339-348, doi: 10.53297/0002306X-2024.v77.3-339.
6. The Aging Influence Minimization Method For Operational Amplifiers with Thin Oxide Transistors / **V.Sh. Melikyan, S.A. Ghukasyan, S.S. Harutyunyan, H.T. Kostanyan, G.A. Voskanyan** // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical Sciences: ISSN:0002-306X. – 2022. – Vol. 75, № 4. – P. 527-538, doi: 10.53297/0002306X-2022.v75.4-527.
7. A Method For Minimizing Aging Influence On Rail-To-Rail Operational Amplifier With Thin Oxide Transistors / **V.Sh. Melikyan, S.A. Ghukasyan, S.S. Harutyunyan, G.A. Voskanyan, N.A. Asatryan** // Proc. Univ. Electronics. – 2023. - Vol. 28, № 3. - P. 351-359, doi: 10.24151/1561-5405-2023-28-3-351-359.
8. **Sahakyan H.H., Soghomonyan R.M., Gabrielyan D.Kh., Voskanyan G.A.** Data And Power Supply Monitoring And Switching System For Improved Power Efficiency And Signal Integrity // Bulletin of high technology - 2020. - №2. -P. 57-65.

ԱՄՓՈՓԱԳԻՐ

Ժամանակակից ինտեգրալ սխեմաները (ԻՄ) լայն կիրառություն ունեն տարբեր ոլորտներում՝ համակարգիչներում, ինքնավար երթևեկող մեքենաներում, բժշկության մեջ, դուրակիր սարքավորումներում, ռազմական և տիեզերական համակարգերում: ԻՄ-ների կիրառության ոլորտների ընդլայնման հետ մեկտեղ առաջ են եկել դրանց արդյունավետության մեծացման նոր մարտահրավերներ, որոնցից հիմնականներն են՝ բարձր արագագործության, հուսալիության, կիսահաղորդչային բյուրեղի վրա զբաղեցրած փոքր մակերեսի և ցածր էներգասպառման ապահովումը: Այս պահանջները հանգեցրել են կիսահաղորդչային տեխնոլոգիաների շարունակական մասշտաբավորման, ինչի արդյունքում տրանզիստորների չափերը նվազել են մինչև 3 նմ, իսկ սնուցման լարումները՝ մինչև 0,6 Վ (600 մՎ): Սակայն այս առաջընթացի հետ ի հայտ են գալիս նոր երևույթներ, որոնք կարող են զգալիորեն փոխել սխեմաների պարամետրերը և մեծացնել նախկինում անտեսված ազդեցությունները՝ հանգեցնելով արդյունավետության խնդիրների: Բացի այդ, որոշ ժամանակակից տեխնոլոգիաներում կիսահաղորդիչների արտադրողները բախվում են դժվարությունների՝ կապված փականի հաստ օքսիդի շերտով տրանզիստորների արտադրության հետ, ինչը նույնպես բացասաբար է անդրադառնում ԻՄ-երի արդյունավետության վրա:

Հաշվի առնելով վերը նշված հիմնահարցերի կարևորությունը՝ ոլորտի առաջատար ընկերություններ իրականացնում են ԻՄ-ների արդյունավետության մեծացմանն ուղղված աշխատանքներ: Սակայն տրանզիստորների չափերի շարունակական մասշտաբավորումը առաջացնում է նոր խնդիրներ, որի հետևանքով առկա լուծումները ոչ միշտ են բավարարում ներկա պահանջներին:

Արդյունավետության մեծացմանն ուղղված մեթոդները հատկապես կարևոր են ԻՄ-ի կարևորագույն մաս կազմող հաղորդման հանգույցի դեպքում, քանի որ վերջինս ապահովում է ԻՄ-ների կապը արտաքին միջավայրի հետ: Հաղորդման հանգույցների արդյունավետության վրա ազդող կարևորագույն գործոններից է ծեղացման երևույթները, որի հետևանքով ժամանակի ընթացքում վատթարանում են սխեմայի պարամետրերը, ինչը կարող է հանգեցնել համակարգի արդյունավետության նվազման, ընդհուպ մինչև խափանումների:

Ատենախոսությունը նվիրված է ինտեգրալ սխեմաների միջև տեղեկույթի հաղորդման համակարգերի արդյունավետության ապահովման հիմնահարցերի լուծմանը:

Առաջարկվել է ինտեգրալ սխեմաների միջև տեղեկույթի հաղորդման համակարգերի արդյունավետության մեծացման մոտեցումներ, որոնք, թույլատրելի սահմաններում էներգասպառման, զբաղեցրած մակերեսի և

մողելավորումների տևողության մեծացման հաշվին, ապահովում են անհրաժեշտ աշխատանքային պայմաններ:

Մշակվել է բազմաէք լարման մակարդակի փոխակերպիչի սխեմա, որում բարձրացվել է արդյունավետությունը՝ մեծացվել է սխեմայի ֆունկցիոնալությունը, նվազարկվել է ծեղացման երևույթների ազդեցությունը՝ ապահովելով էներգասպառման և հապաղման աճի վատթարացման փոքրացում համապատասխանաբար 83% և 60%-ից հասցնելով 17% և 12%-ի, ֆիզիկական նախագծի մակերեսի մոտ 2 անգամով մեծացման հաշվին:

Առաջարկվել է միայն փականի բարակ օբյեկտային շերտով տրանզիստորներով հենակային լարման աղբյուրի սխեմա, որտեղ նվազարկվել է ծեղացման երևույթներով պայմանավորված պարամետրական վատթարացումները՝ ապահովելով 10 տարվա աշխատանքային կյանքի ընթացքում 10%-ից ավելի փոքր էլքային լարման և հոսանքի հենակային արժեքների շեղում մակերեսի 11,2% աճի հաշվին:

Ստեղծվել է դիֆերենցիալ տեղեկության մշտադիտարկմամբ ցածր էներգասպառման ռեժիմի ներդրված կառավարման մոտեցում, ապահովելով ցածր էներգասպառման ռեժիմի ակտիվացման մինչև 100մկվ ժամանակ, Յմվ-ի փոխարեն, տեղեկությո ուղարկող սխեմայի տվյալների դիֆերենցիալ դողերից հոսանքի ժամանակավոր ծախսի հաշվին:

Ատենախոսությունում մշակված ինտեգրալ սխեմաների միջև տեղեկության հաղորդման համակարգերի արդյունավետության մեծացման միջոցներն իրագործվել են ICO ծրագրային միջոցում, որը ներդրվել է «ՄԻՆՈՓՄԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և թույլ է տվել կրճատել սխեմաների նախագծման և ստուգումների ժամանակը միջինում 2 անգամ: Առաջարկված մեթոդների իրագործումը ICO ծրագրային գործիքի միջոցով, թույլ է տվել մեծացնել լարման մակարդակի փոխակերպիչների ֆունկցիոնալությունը ստանալով բազմաէք սխեմա: Հենակային լարման աղբյուրներում նվազարկելվել են ծեղացման երևույթներով պայմանավորված վատթարացումները ստանալով սխեմայի գլխավոր պարամետրերի թույլատրելի 10%-ից պակաս շեղում: Ապահովվել է ցածր էներգասպառման ռեժիմի ակտիվացման մինչև 100մկվ ժամանակ: Այս ամենը հաջողվել է իրականացնել կիսահաղորդչային բյուրեղի վրա զբաղեցրած մակերեսի մինչև 2 անգամ մեծացման և տեղեկությո ուղարկող սխեմայի տվյալների դիֆերենցիալ դողերից հոսանքի ժամանակավոր ծախսի հաշվին:

GARNIK ARMEN VOSKANYAN

DEVELOPMENT OF METHODS FOR IMPROVING THE EFFICIENCY OF INFORMATION TRANSMISSION SYSTEMS BETWEEN INTEGRATED CIRCUITS

SUMMARY

Modern integrated circuits (ICs) are widely used in various fields: computers, autonomous vehicles, medicine, portable devices, military and space systems. As the areas of IC application expand, new challenges arise in improving their efficiency, the main ones being to ensure high performance, reliability, minimal area occupied on the semiconductor die, and low power consumption. These requirements have led to the continuous scaling of semiconductor technologies, resulting in transistor sizes shrinking to 3 nm and supply voltages dropping to 0.6 V (600 mV). However, along with this progress, new phenomena have emerged that can significantly alter circuit parameters and amplify previously insignificant effects, leading to efficiency issues. In addition, in some modern technologies, semiconductor manufacturers face difficulties in fabricating transistors with thick gate oxide layers, which also negatively affects IC efficiency.

Given the importance of the issues, leading industry companies are conducting work aimed at improving IC efficiency. However, the ongoing scaling of transistor sizes introduces new problems, because of which existing solutions do not always meet current requirements.

Methods for improving efficiency are especially important for transmission systems, which are a key part of ICs, as they provide the interface between the IC and the external environment. One of the most important factors affecting the efficiency of transmission nodes is aging effects, which cause circuit parameters to degrade over time and can lead to reduced system efficiency, up to and including failures.

This dissertation is devoted to addressing the issues of ensuring the efficiency of information transmission systems between integrated circuits.

Approaches have been proposed to improve the efficiency of information transmission systems between integrated circuits, which meet modern requirements and provide the necessary operating conditions by increasing the occupied area and simulation time.

A multi-output level shifter (LS) circuit has been developed, in which efficiency is enhanced by increasing the circuit's functionality and reducing the impact of aging. This has made it possible to decrease the degradation of power consumption and delay from 83% and 60% to 17% and 12%, respectively, with an approximately twofold increase in the physical design area.

A bandgap reference (BGR) circuit based on transistors with a thin gate oxide layer has been proposed, in which parametric degradation caused by aging effects is reduced. This ensures that the deviation of the output voltage and reference current remains below 10% over 10 years of operation, with an 11.2% increase in area.

An embedded approach to low-power mode (LMP) management has been created, featuring continuous monitoring of differential data. This enables activation of the standby mode at a threshold of up to 100 μ s instead of 3 ms, due to the temporal current consumption from the differential data lines.

The measures developed in this dissertation to improve the efficiency of information transmission systems between integrated circuits were implemented in the software tool "IC_optimizer" (ICO), which was deployed at Synopsys Armenia CJSC. This made it possible to reduce the average design and verification time by half. Implementation of the proposed methods using the ICO software tool enabled enhanced functionality of the LS, resulting in a multi-output circuit. In the BGR degradation caused by aging effects was reduced, ensuring that the main circuit parameters deviate by less than 10% from permissible values. Switching to LPM within 100 μ s without static power consumption was achieved. All of this was made possible by increasing the area occupied on the semiconductor die by up to two times and by the temporal current consumption from the differential data lines.

