

ՀԱՅԱՍՏԱՆԻ ՀԱՆՐԱՊԵՏՈՒԹՅԱՆ ԿՐԹՈՒԹՅԱՆ, ԳԻՏՈՒԹՅԱՆ,
ՄՇԱԿՈՒՅԹԻ ԵՎ ՍՊՈՐՏԻ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

Գևորգյան Ալբերտ Խաչիկի

**ԻՆՏԵԳՐԱԼ ՄԽԵՄԱՆԵՐԻ ՀԱՂՈՐԴԻՉ-ԸՆԴՈՒՆԻՉ ՀԱՆԳՈՒՅՑՆԵՐՈՒՄ
ԱԶԴԱՆՇԱՆԻ ԱՂԱՎԱՂՈՒՄՆԵՐԻ ՆՎԱԶԵՑՄԱՆ ՄԻՋՈՑՆԵՐԻ
ՄՇԱԿՈՒՄԸ**

Ե.27.01 «Էլեկտրոնիկա, միկրո և նանոէլեկտրոնիկա» մասնագիտությամբ
տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի
հայցման ատենախոսության

ՍԵՂՄԱԳԻՐ

Երևան 2026

МИНИСТЕРСТВО ОБРАЗОВАНИЯ, НАУКИ, КУЛЬТУРЫ И СПОРТА
РЕСПУБЛИКИ АРМЕНИЯ

НАЦИОНАЛЬНЫЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ АРМЕНИИ

Геворгян Альберт Хачикович

**РАЗРАБОТКА СРЕДСТВ СНИЖЕНИЯ ИСКАЖЕНИЙ СИГНАЛА В
УЗЛАХ ПРИЕМАПЕРЕДАТЧИКА ИНТЕГРАЛЬНЫХ СХЕМ**

АВТОРЕФЕРАТ

диссертации на соискание ученой степени кандидата
технических наук по специальности 05.27.01-
“Электроника, микро- и нанoeлектроника”

Ереван 2026

Ատենախոսության թեման հաստատվել է Հայաստանի ազգային պոլիտեխնիկական համալսարանում (ՀԱՊՀ):

Գիտական ղեկավար՝ տ.գ.դ. Վազգեն Շավարշի Մելիքյան

Պաշտոնական ընդդիմախոսներ՝ տ.գ.դ. Միքայել Սերյոժայի Ալեքսանյան
տ.գ.թ. Պետրոս Սատունիկի Պետրոսյան

Առաջատար կազմակերպություն՝ Ռուս-Հայկական համալսարան

Ատենախոսության պաշտպանությունը կայանալու է 2026թ. հունիսի 14-ին, ժամը 10⁰⁰-ին, ՀԱՊՀ-ում գործող «Ռադիոտեխնիկայի և էլեկտրոնիկայի» 046 մասնագիտական խորհրդի նիստում (հասցեն՝ 0009, Երևան, Տերյան փ., 105, 17 մասնաշենք):

Ատենախոսությանը կարելի է ծանոթանալ ՀԱՊՀ-ի գրադարանում:

Սեղմագիրն առաքված է 2026թ. հունիսի 12-ին:

046 Մասնագիտական խորհրդի
գիտական քարտուղար, տ.գ.թ.

Բենիամին Ֆելիքսի Բադալյան

Тема диссертации утверждена в Национальном политехническом университете Армении (НПУА)

Научный руководитель: д.т.н. Вазген Шаваршович Меликян

Официальные оппоненты: д.т.н. Микаел Серезаевич Алексанян
к.т.н. Петрос Сасунирович Петросян

Ведущая организация: Российско-Армянский университет

Защита диссертации состоится 14-го июля 2026 г. в 10⁰⁰ ч. на заседании Специализированного совета 046 - "Радиотехники и электроники", действующего при Национальном политехническом университете Армении, по адресу: 0009, г. Ереван, ул. Теряна, 105, корпус 17.

С диссертацией можно ознакомиться в библиотеке НПУА.

Автореферат разослан 12-го июня 2026г.

Ученый секретарь
Специализированного совета 046,
к.т.н.

Бениамин Феликсович Бадалян

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. В последние годы стремительное развитие центров обработки данных, облачных вычислительных сервисов, систем искусственного интеллекта и высокопроизводительных платформ привело к непрерывному росту пропускной способности каналов передачи данных. В этих условиях узлы приемопередатчиков интегральных схем (ИС) стали одним из определяющих элементов современной цифровой инфраструктуры, поскольку именно они обеспечивают надежную и высокоскоростную связь между кристаллами, модулями и системными блоками. Однако по мере роста скорости передачи ограничения физических каналов (частотно-зависимые потери амплитуды сигнала, межсимвольная интерференция, перекрестные наводки, тактовый джиттер-дрожание и шумы) все сильнее влияют на работу системы, увеличивая коэффициент битовых ошибок (КБО) и снижая эффективность последовательно-параллельных каналов.

Для решения указанных проблем в промышленной практике применяются высокоскоростные механизмы передачи данных, включая многоуровневую модуляцию (в частности, импульсно-амплитудную модуляцию четвертого порядка - ИАМ4), которые с одной стороны позволяют повысить пропускную способность, а с другой - существенно сокращают амплитудный и временной запас сигнала. В результате даже небольшие отклонения, обусловленные вариациями процесс-напряжение-температура (ПНТ), нестабильностью напряжения питания или нелинейностью внутренних каскадов, могут привести к сужению «глазковой» диаграммы, ухудшению КБО, а также к снижению устойчивости к периодическому дрожанию и общей надежности системы. Следовательно, разработка методов снижения искажений сигнала в приемопередатчике, а также в контуре восстановления тактового сигнала и данных (КВТСД), рассматривается как научный и прикладной приоритет.

Указанные вызовы требуют одновременно новых схемотехнических и системных решений и автоматизации проектирования для быстрого тестирования, сравнения и верификации различных методов. В этом контексте, поскольку тема направлена на комплексное снижение искажений сигнала в высокоскоростных узлах приемопередатчиков при сохранении приемлемых ограничений по производственной реализуемости, энергопотреблению и занимаемой площади кристалла, рассматриваемые в работе подходы направлены на повышение качества передачи данных и общей производительности системы, формируя основу для нового поколения высокоскоростных интегральных решений.

Объект исследования. Исследование причин возникновения искажений сигнала в узлах приемопередатчиков ИС и разработка средств снижения их влияния.

Цель работы. Разработка способов, методов и средств снижения искажений сигнала и повышения производительности системы в узлах приемопередатчиков ИС при минимальном росте энергопотребления и занимаемой площади на полупроводниковом кристалле.

Методы исследования. Исследования выполнены в соответствии с современными подходами и методами проектирования аналоговых и цифро-аналоговых схем с использованием принципов моделирования ИС и программных средств (ПС).

Научная новизна:

- Предложены подходы к разработке последовательно-параллельных систем, обеспечивающих скорость передачи данных 112 Гбит/с и выше по каналам с ограниченной пропускной способностью канала, на основе увеличения горизонтального и вертикального раскрытия «глазковой» диаграммы в приемнике, улучшения коэффициента битовых ошибок за счет применения тактового сигнала, а также компенсации задержки путем асимметричного внедрения предиктора Смита в контур КВТСД, тем самым обеспечивая создание устройств, соответствующих современным требованиям.
- Разработана адаптивная архитектура аналогового непрерывного эквалайзера в высокоскоростном приемнике, которая за счет комбинированного применения метода индуктивного пунтирования и механизма управления пиком обеспечивает снижение перекомпенсации сигнала на 15...22% при потерях амплитуды сигнала в канале 0...18 дБ для частот 10...28 ГГц по Найквисту при росте площади на 12% и мощности на 0,9%.
- Создан метод управления выходным трактом КВТСД в высокоскоростных последовательно-параллельных системах, в котором за счет подавления больших колебаний кодов при стабилизации выходного сигнала и восстановлении фазы КБО системы уменьшился в 20 раз, а устойчивость к периодическому джиттеру в низко-, средне- и высокочастотных областях улучшилась на 6,7%, 11,9% и 5,4% соответственно при росте площади на 0,5% и мощности на 1,2%.
- Предложен метод асимметричного внедрения предиктора Смита в контур обратной связи восстановления тактового сигнала и данных, благодаря которому за счет применения механизма предсказания только на пропорциональном тракте нейтрализована самокомпенсация, возникающая в результате предсказания в низко- и среднечастотных областях, что в среднем привело к улучшению «ванночного» графика на 40%; при этом устойчивость к периодическому джиттеру в низко- и среднечастотных областях улучшилась на 11,2% и 15,1% соответственно при незначительном снижении устойчивости 0,2% в высокочастотной области и росте площади на 3,2% и мощности на 6%.

Практическая ценность работы. Методы и схемотехнические решения, предложенные в диссертации, а также ПС “HSSS Optimizer” были внедрены в ЗАО «СИНОПСИС АРМЕНИЯ». Они широко применяются в процессах исследования и разработки высокоскоростных последовательно-параллельных приемопередатчиков и блоков интеллектуальной собственности с целью улучшения их статических и динамических параметров. Тестирование показало, что ПС HSSIO Optimizer позволяет в 4...6 раз сократить длительность процесса системного проектирования при сохранении достоверности результатов, а предложенные схемотехнические решения и методы существенно повысили производительность проектируемых высокоскоростных ИС, став основой для создания систем передачи данных со скоростью 112 Гб/с и выше.

На защиту выносятся следующие научные положения:

- метод снижения перекомпенсации сигнала в адаптивном аналоговом эквалайзере приёмника;
- способ улучшения коэффициента битовых ошибок за счет применения управляемого выходного тракта в контуре восстановления тактовой частоты и данных;
- метод компенсации задержки путем асимметричного внедрения предиктора Смита в контур восстановления тактовой частоты и данных.

Достоверность научных результатов подтверждается представленными в диссертации математическими обоснованиями и экспериментальными результатами схемотехнического моделирования.

Внедрение. Методы и схемотехнические решения, предложенные в диссертации, а также ПС “HSSS Optimizer” были внедрены в ЗАО «СИНОПСИС АРМЕНИЯ» и широко применяются в процессах исследования и разработки высокоскоростных последовательно-параллельных приемопередатчиков и блоков интеллектуальной собственности (IP-блоков) с целью улучшения их статических и динамических параметров.

Апробация работы. Основные научные и практические результаты диссертации докладывались на:

- Международном симпозиуме "IEEE East-West Design & Test Symposium (EWDTS)" (Ереван, Армения, 2024 г.);
- Международном симпозиуме "IEEE East-West Design & Test Symposium (EWDTS)" (Батуми, Грузия, 2025 г.);
- научных семинарах кафедры "Микроэлектронные схемы и системы" НПУА (Ереван, Армения, 2023 - 2026 гг.);
- научных семинарах ЗАО "Синописис Армения" (Ереван, Армения, 2023 - 2026 гг.).

Публикации. Основные положения диссертации представлены в шести (6) научных работах, список которых приведен в конце автореферата.

Структура и объем диссертации. Диссертация состоит из введения, трех глав, основных выводов, списка литературы, включающего 90 наименований, и трех приложений. В первом приложении представлен акт внедрения диссертации, во втором – фрагменты описания ПС “HSIO Optimizer”, а в третьем - списки рисунков, таблиц и сокращений. Основной объем диссертации составляет 104 страницы, а вместе с приложениями - 132 страницы, включая 57 рисунков и 2 таблицы.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность темы диссертации, сформулированы цель и основные задачи исследования, представлены разработанные методы, научная новизна, практическое значение и основные научные положения, выносимые на защиту.

В первой главе представлены факторы, ухудшающие качество передачи данных в высокоскоростных приемопередатчиках, существующие решения и проблемы их проектирования. В современных центрах обработки данных скорости обмена данными между вычислительными узлами измеряются в терабитах в секунду. В промышленности широко применяются системы класса 112...124 Гбит/с, а в ближайшие годы ожидается массовый переход к скоростям свыше 200 Гбит/с, в частности, к 224 Гбит/с и выше в расчёте на одну линию. Однако по мере роста скорости передачи данных усиливаются и ограничения, обусловленные физической средой. Эти факторы приводят к сужению «глазковой» диаграммы сигнала, увеличению временной неопределённости и росту коэффициента битовых ошибок, особенно при использовании многоуровневой модуляции, например, импульсно-амплитудной модуляции четвёртого порядка (ИАМ4). Таким образом, одним из приоритетных направлений проектирования современных высокоскоростных приёмников является повышение устойчивости к искажениям в случае сигналов ИАМ4, за счёт улучшения как аналоговых, так и построенных на основе аналоговых цифровых преобразователей (АЦП) средств выравнивания и эффективной архитектуры контуре восстановления тактового сигнала и данных, а также его динамических параметров, при сохранении энергоэффективности системы.

Конечным критерием проектирования высокоскоростной системы ошибок является КБО, который количественно характеризует надёжность данных, восстановленных приёмником от передатчика, как отношение ошибочно принятых битов ко всем переданным битам. КБО на практике оценивается не только длительным подсчётом битов, но и статистическими измерениями, ключевым из которых является «ванночный» график - зависимость КБО от временного смещения выборки или от вертикального раскрытия «глазковой» диаграммы (рис. 1-а).

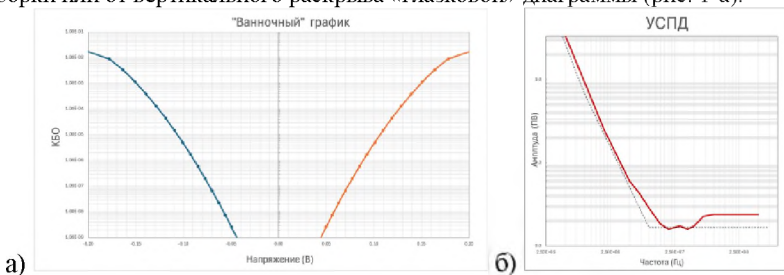


Рис. 1. Примеры «ванночного» графика КБО (а) и графика характеризующего устойчивость системы к периодическому джиттеру (б)

«Ванночный» график КБО также тесно связан с одной из важнейших характеристик КВТСД устойчивостью системы к периодическому джиттеру (УСПД) (рис. 1-б), которая характеризует способность приёмника сохранять требуемый КБО, когда входной сигнал содержит периодический джиттер заданной амплитуды и

частоты. Характеристика УСПД, как правило, рассматривается в частотной области и отражает последствия правильного или неправильного выбора динамических параметров КВТСД.

Из вышесказанного следует, что обсуждение современного состояния и ключевых проблем снижения искажений сигнала должно быть сосредоточено на архитектуре подсистем приёмников, которые на практике способны обеспечить приём данных в современных высокоскоростных системах: с одной стороны, восстановление сигнала (выравнивание), с другой - точное временное восстановление и устойчивость КВТСД, что в значительной мере улучшает УСПД и позволяет сохранять требуемый КБО.

Аналоговый непрерывный эквалайзер (АНЭ). АНЭ обычно размещается на входе приёмника - после каскада настройки входных сопротивлений и цепи, предназначенной для защиты от электростатического разряда, и предназначен для частичной компенсации высокочастотных потерь канала путём частотно-зависимого усиления. После прохождения канала передачи с потерями до 36 дБ амплитуда сигнала может уменьшиться с 900 мВ до 40 мВ, а высокочастотные компоненты подавляются непропорционально, создавая межсимвольную интерференцию. АНЭ компенсирует эти потери с помощью усиления, зависящего от частоты, при этом классическая реализация использует дифференциальную пару с RC-вырождением в истоковой цепи. Для предельных скоростей RC-вырождение дополняется индуктивным пиковым усилением, что расширяет полосу пропускания до 28 ГГц и выше (рис. 2). Однако индуктивности занимают значительную площадь и чувствительны к устойчивости и шумам. Кроме того, АНЭ, оптимизированный для длинного канала, при подключении к короткому каналу вызывает значительное переэквалайзирование. В практических проектах важно не только «насколько» усилить сигнал на высоких частотах, но и «где» это делать, т.е. согласовать центральную область полосы пикового усиления с характеристикой потерь канала (особенно в окрестности частоты Найквиста), в противном случае - АНЭ может усилить нежелательные составляющие сигнала, вызывая зависящий от данных джиттер.

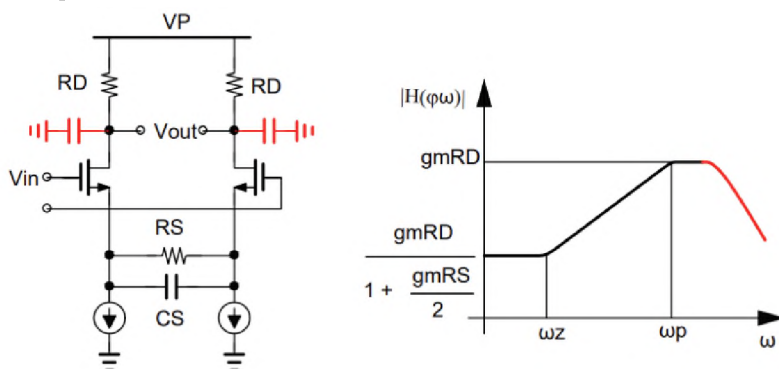


Рис. 2. Существующая схема обнаружения переключения питания

Усиливая сигнал на высоких частотах, АНЭ нередко усиливает и шумовые составляющие того же диапазона: собственный шум приёмника, компоненты, обусловленные шумом источника питания, а также отдельные составляющие перекрёстных наводок. В частности, в системах с ИАМ4, где вертикальный запас мал, это является одной из основных причин ухудшения КБО.

От АНЭ требуется достаточная гибкость настройки, однако расширение диапазона регулировки приводит к усложнению реализации, росту энергопотребления и иногда к проблемам с устойчивостью. По этой причине ряд решений, описанных в литературе, обеспечивает лишь ограниченную «область применимости».

Контур восстановления тактового сигнала и данных. КВТСД определяет оптимальный момент выборки сигнала и обеспечивает правильное различение данных, поддерживая минимальное значение КБО. Значение КВТСД особенно возрастает в том случае, когда длительность единичного символа сокращается до нескольких пикосекунд, а входной сигнал содержит как случайные, так и детерминированные составляющие джиттера. В таких условиях даже небольшие временные смещения могут привести к резкому уменьшению горизонтального раскрытия «глазка», сужению «ванночного» графика и нарушению требуемого порога КБО.

Классическая структура КВТСД с замкнутым контуром состоит из следующих основных компонентов:

- фазовый детектор (ФД), который оценивает относительное временное смещение между переходами данных и локальной тактовой частотой;
- фильтр нижних частот, который определяет динамику контура (устойчивость, полосу пропускания);
- управляемый генератор тактового сигнала - кольцевой генератор (КГ) или фазовый интерполятор (ФИ), формирующий тактовый сигнал для выборки;
- дополнительная цифровая логика, выполняющая десятичное приближение, статистическую фильтрацию и адаптивную настройку.

Цель этого контура - уменьшить фазовую ошибку так, чтобы выборка выполнялась вблизи максимального раскрытия «глазка», снижая вероятность ошибки. При высоких рабочих скоростях смещения ФИ и схемы выборки, а также задержки в контуре обратной связи становятся столь же существенными, как и «теоретическая» устойчивость замкнутого контура.

В КВТСД на основе цифровой обработки сигнала (ЦОС) входной сигнал сначала оцифровывается с помощью АЦП, затем в цифровой подсистеме выполняется оценка и фильтрация фазово-временной ошибки, а в конце момент выборки управляется цифровыми механизмами (рис. 3).

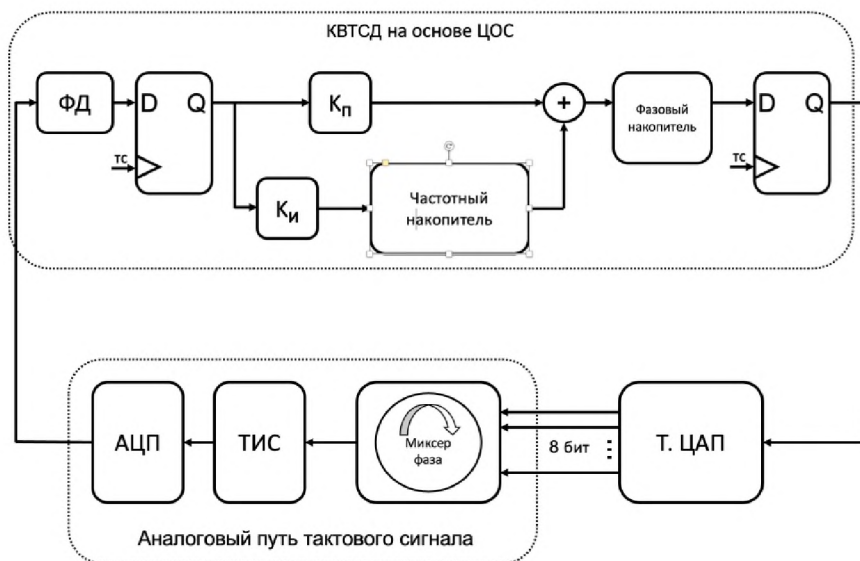


Рис. 3. Классическая структура КВТСД с замкнутым контуром

Преимущества подходов на основе АЦП - гибкость настройки и возможность адаптации к различным каналам, конфигурациям и вариациям ПНТ. Однако применение АЦП порождает новые проблемы, связанные с шумом квантования АЦП, задержками цифровых вычислений и общей задержкой контура, которые при высоких скоростях могут ограничивать УСПД и устойчивость петли.

КВТСД можно рассматривать как механизм, который стремится сохранить горизонтальный раскрыв «глазка» и обеспечить правильную выборку при наличии джиттера. Поэтому основными параметрами, характеризующими работу КВТСД на практике, являются КБО, «ванночный» график и УСПД.

В КВТСД на основе ЦОС (и вообще в системах с цифровой обратной связью) общая задержка контура часто является одним из основных ограничивающих факторов. Рост задержек может уменьшить фазовый запас, усложнить обеспечение устойчивости и ухудшить УСПД в некоторых частотных диапазонах. Это особенно актуально для архитектур, в которых оценка фазы зависит от выходных данных АЦП, цифровых вычислений и многоступенчатых фильтров.

Предиктор Смита. Проблема задержек хорошо известна в широком классе систем с обратной связью, и одним из классических подходов к её уменьшению является идея предиктора Смита, основная цель которого - «предсказать» задержку внутри контура, создавая в петле такое внутреннее моделирование, чтобы корректирующее воздействие было эффективным без чрезмерного ухудшения фазовых потерь, обусловленных задержкой.

В контексте КВТСД предиктор Смита (рис. 4) обычно трактуется как механизм, который стремится «нейтрализовать» влияние некоторых задержек контура, улучшая устойчивость при той же полосе пропускания или позволяя повысить полосу пропускания контура без резкой потери фазового запаса. Это особенно актуально для КВТСД на основе АЦП, поскольку там задержки часто неизбежны и возрастают вместе с ростом скорости и усложнением алгоритмов.

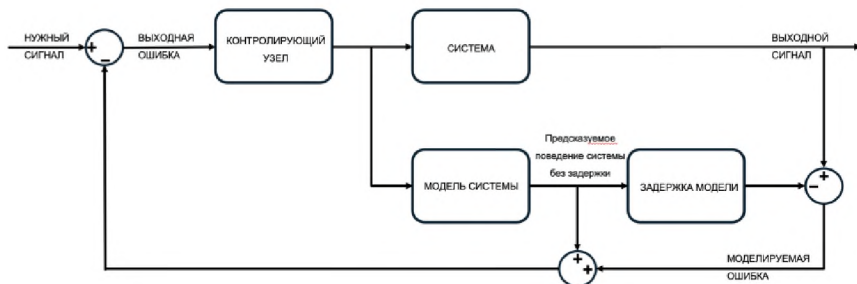


Рис. 4. Блок-диаграмма классической структуры предиктора Смита

Несмотря на то, что идея предиктора Смита теоретически привлекательна, его применение в высокоскоростных КВТСД связано с рядом практических ограничений, таких как сложное взаимодействие низкочастотного слежения и коэффициента усиления разомкнутого контура, усложнение настройки и уменьшение запасов устойчивости, неточность модели системы и особенности реализации.

Вышеприведённые рассуждения формируют общую проблему: в высокоскоростных КВТСД на основе ЦОС необходимо уменьшить влияние задержек так, чтобы, с одной стороны, можно было повысить эффективность контура, а с другой - не ограничивать низкочастотное «корректирующее воздействие» и не усложнять настройку узла в условиях ПНТ. Это вызывает интерес к таким вариантам применения предиктора Смита, которые обеспечивают преимущества компенсации задержек, но не вводят чрезмерно жёстких ограничений на динамику контура.

Во второй главе представлены разработанные методы и способы решения проблем, описанных в первой главе.

Метод увеличения вертикального и горизонтального раскрытия «глазковой» диаграммы адаптивного аналогового эквалайзера в узле передатчика. В случае коротких каналов с малыми частотно-зависимыми потерями амплитуды сигнала тот же механизм приводит к перекомпенсации, поскольку при минимальном значении настройки возникает избыточное высокочастотное усиление порядка 5 дБ, что искажает «глазковую» диаграмму.

Для решения этой проблемы предлагается адаптивная архитектура АНЭ (рис. 5), включающая два основных механизма: индуктивное шунтирование и метод управления пиковым усилением. В совокупности эти методы обеспечивают гибкость

процесса выравнивания, позволяя настраивать как уровень усиления, так и рабочий частотный диапазон.

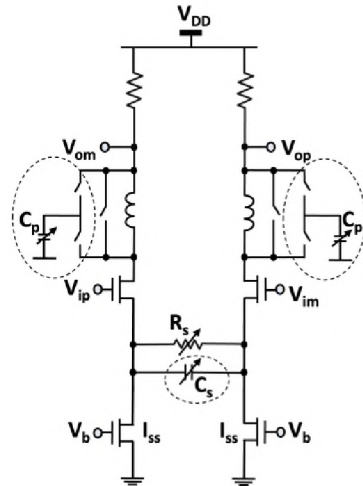


Рис. 5. Предлагаемая адаптивная архитектура АЦП

Метод индуктивного шунтирования предназначен для ситуаций, когда потери канала малы и нет необходимости в большом коэффициенте усиления в высокочастотной области сигнала. В результате максимально «плоская» частотная характеристика даёт на выходе аналогового тракта по возможности линейную и «чистую» «глазковую» диаграмму (рис. 6), что упрощает работу эквалайзеров на основе АЦП и создаёт более благоприятные условия на входе КВТСД.

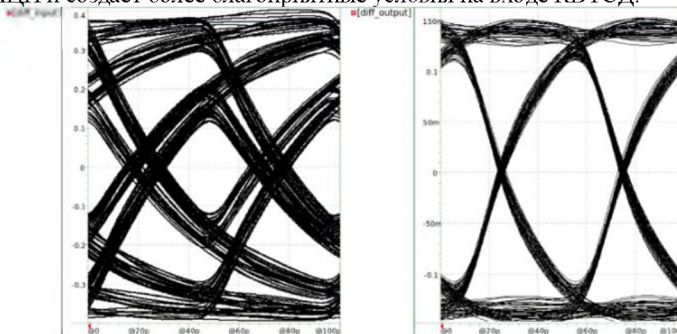


Рис. 6. «Глазковая» диаграмма при использовании двух способов

Второй предлагаемый метод - механизм управления пиковым усилением - направлен на адаптивное смещение частотной характеристики АНЭ в условиях различных скоростей передачи данных. Изменение положения пика усиления реализуется за счёт изменения эффективной ёмкости нагрузки, что позволяет смещать полюса передаточной функции АНЭ по частотной оси. Благодаря этому

методу АНЭ может работать в широком частотном диапазоне - в частности, от 10 до 28 ГГц (табл. 1).

Таблица 1

Оценка эффективности проектирования с использованием ПС «HSIO Optimizer»

Тип архитектуры	Измеренные параметры			
	Восстановление потерь (дБ)	Пиковый коэффициент усиления (дБ)	Частота Найквиста (ГГц)	Вертикальная апертура глазовой диаграммы (мВ)
Классическая	5-23	5.5	28	452
Использование только индуктивного байпаса	0-18	0.5	28	614
Использование двух рекомендуемых методов	0-18	0.5	10	240

Совместное применение двух предложенных методов формирует аналоговый тракт, способный динамически подстраиваться к различным рабочим условиям при сохранении устойчивой работы системы.

Способ улучшения КБО за счёт применения управляемого выходного тракта в контуре восстановления тактового сигнала и данных. Основная идея предлагаемого подхода заключается в том, что на различных рабочих этапах выходной тракт КВТСД может изменяться, обеспечивая как устойчивость системы, так и минимальные значения задержки.

На начальном этапе работы КВТСД, когда фазовые отклонения достаточно велики, система стремится максимально быстро уменьшить эту разность, следовательно, ей требуется определённое время для достижения устойчивого состояния. На этом этапе необходимо обеспечить максимальную устойчивость КВТСД и предотвратить большие колебания.

На рис. 7 представлен процесс стабилизации КВТСД, где указана роль D-триггера в различных рабочих диапазонах.

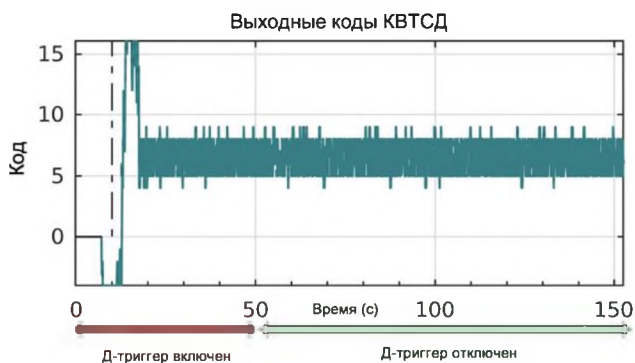


Рис. 7. Процесс стабилизации КВТСД

В результате на начальном этапе работы системы применение D-триггера оправдано, поскольку он фильтрует большие кодовые колебания, а также шум, возникающий вследствие них, и предотвращает их передачу в аналоговые узлы управления фазой. Это сокращает длительность переходного процесса и обеспечивает быструю стабилизацию системы. Таким образом, на выходе КВТСД формируются два управляемых возможных тракта с D-триггером и без него. На начальном этапе активен первый тракт, обеспечивающий быструю стабилизацию системы, а после завершения - активируется прямой тракт, создавая возможность для быстрого отклика системы в целом.

Исследование результатов моделирования показывает, что предлагаемый подход приводит к существенному улучшению характеристики УСПД (рис. 8) при использовании как длинных, так и коротких каналов.

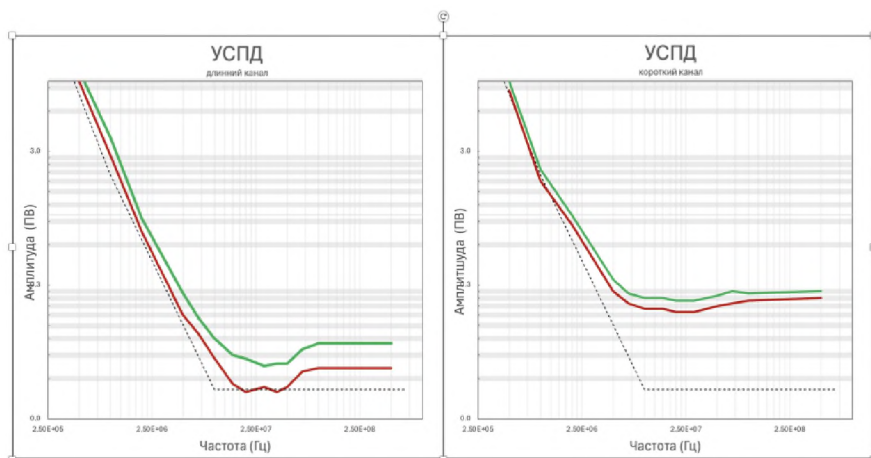


Рис. 8. Характеристики УСПД при использовании длинных и коротких каналов

Таким образом, предлагаемый метод управляемого выходного тракта является эффективным средством уменьшения задержки в контуре КВТСД, обеспечивая как устойчивость в переходном режиме, так и высокую динамическую производительность в установившемся состоянии.

Метод компенсации задержки за счёт применения асимметричной архитектуры предиктора Смита в контуре восстановления тактового сигнала и данных. В контуре КВТСД предлагается метод асимметричного применения предиктора Смита, при котором предиктор используется только на пропорциональном тракте, тогда как интегральный тракт остаётся без предсказания (рис. 9).

В основе этого подхода лежит наблюдение, что пропорциональный тракт в основном отвечает за быстрый высокочастотный отклик системы, тогда как интегральный тракт обеспечивает подавление низкочастотных отклонений.

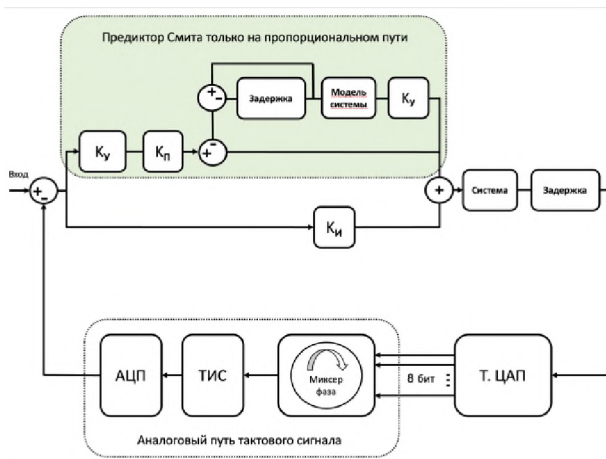


Рис. 9. Контур КВТСД с асимметричным применением предиктора Смита

Применение предиктора Смита только на пропорциональном тракте позволяет компенсировать влияние задержки в той части контура, где оно наиболее критично с точки зрения быстрой динамики. В то же время отсутствие предсказания для интегрального тракта создаёт возможность полностью сохранить восстанавливающее воздействие в низкочастотной области без самокомпенсации, возникающей в результате предсказания.

Благодаря такой архитектуре одновременно можно улучшить как среднечастотную, так и низкочастотную характеристики УСПД.

Исследования на основе результатов моделирования для различных моделей каналов показывают, что предлагаемая архитектура обеспечивает общее улучшение характеристики УСПД во всём частотном диапазоне (рис. 10).

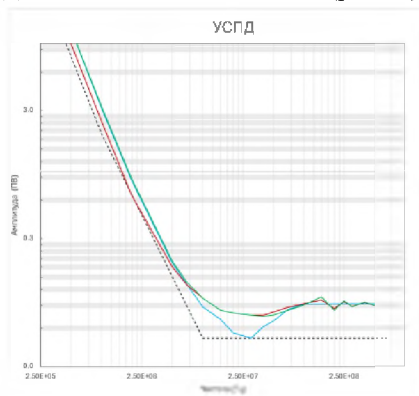


Рис. 10. Характеристики УСПД во всём частотном диапазоне

Вместе с тем следует отметить, что предлагаемый метод также содержит определённый компромисс, а именно - некоторый рост высокочастотных колебаний, что на практике не оказывает существенного влияния, поскольку в этой области система имеет достаточный запас для противодействия временным периодическим отклонениям.

В третьей главе представлено разработанное программное средство «HSSS Optimizer», которое позволяет автоматизировать внедрение предложенных методов, сократить время проектирования и исключить ошибки ручного ввода. ПС реализовано на языке «Python» с использованием графической библиотеки «tkinter» и совместимо с операционными системами Linux и Windows. Для моделирования используются инструменты «HSPICE», «Matlab» и «Simulink», а для просмотра результатов - «WaveView».



Рис. 11. Блок-схема последовательности операций ПС “HSSS Optimizer”

Архитектура ПС основана на модели пошагового мастер-интерфейса из шести последовательных этапов (рис. 11): 1) настройка модели системы; 2) настройка моделирования - выбор типа анализа, задание параметров и измерений; 3) выбор угловых случаев - задание условий ПНТ с автоматической генерацией всех

комбинаций; 4) выбор и применение методов - автоматическая модификация “нетлиста”; 5) запуск моделирования; 6) просмотр и сравнение результатов.

В разделе “Model Configuration” - загружается/задаётся основное описание проектируемого высокоскоростного блока (модель “нетлист”/профили) и выполняются начальные настройки, чтобы инструмент имел исходную систему “Baseline” для последующего сравнения.

В разделе “Выбор угловых случаев” - задаются условия ПНТ: технологические отклонения, температура, напряжение питания, а также отклонения пассивных элементов. Этот этап позволяет проверять результаты не только для «среднего», но и для наиболее сложных/граничных случаев.

В разделе “Выбор и настройка методов” - пользователь выбирает один или несколько методов улучшения (например, адаптивный АНЭ, изменение выходного тракта КВТСД, асимметричный ПС) и задаёт их параметры. В зависимости от выбора инструмент модифицирует ту же систему уже с изменённой архитектурой согласно выбранному методу, чтобы можно было оценить влияние через измеренные значения.

В разделе “Моделирование” - выполняется расчёт сначала с этапами адаптации/калибровки (например, настройка), затем основным моделированием. В результате формируется журнал (log) и получаются значения измерений, готовые для представления на следующем этапе.

“Отчёт о результатах и их сравнение” позволяет вывести сводную таблицу отчёта и необходимые графики (например, «глазковая» диаграмма, «ванночный» график КБО, характеристики УСПД). На этом этапе акцент делается на сравнении исходной системы и применённых методов с выделением улучшений или ухудшений в процентном выражении и с помощью графического представления (рис. 12).

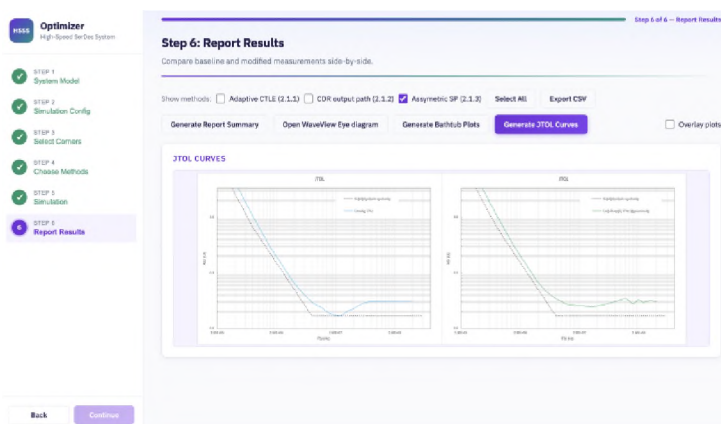


Рис. 12. Окна программного средства «HSIO Optimizer»

С помощью ПС “HSSS Optimizer” были применены и протестированы все четыре предложенных метода. Полученные данные сопоставлены с результатами, представленными во второй главе (табл. 2).

Таблица 2

Оценка эффективности проектирования с использованием ПС «HSIO Optimizer»

Задача проектирования	Ручной поток	ПС “HSSS Optimizer”	Ускорение
Настройка моделирования	20...35 мин	5...7 мин	~4x
Генерация угловых случаев	10...20 мин	2...4 мин	~5x
Модификация модели системы в программной среде “Simulink” для одного метода	15...35 мин	1...2 мин	~15x
Модификация модели системы в программной среде “Simulink” для всех четырех методов	60...140 мин	5...10 мин	~12x

ОСНОВНЫЕ ВЫВОДЫ ПО ДИССЕРТАЦИОННОЙ РАБОТЕ

1. Предложены подходы к разработке последовательно-параллельных систем, обеспечивающих скорость передачи данных 112 Гбит/с и выше по каналам с ограниченной полосой пропускания, на основе увеличения горизонтального и вертикального раскрыва «глазковой» диаграммы в приемнике, улучшения коэффициента битовых ошибок за счет применения тактового сигнала, а также компенсации задержки путем асимметричного внедрения предиктора Смита в контур КВТСД, тем самым обеспечивая создание устройств, соответствующих современным требованиям.
2. Разработана адаптивная архитектура аналогового непрерывного эквалайзера в высокоскоростном приемнике, которая за счет комбинированного применения метода индуктивного шунтирования и механизма управления пиком обеспечивает снижение перекомпенсации сигнала на 15...22% при потерях амплитуды сигнала в канале 0...18 дБ для частот 10...28 ГГц по Найквисту при росте площади на 12% и мощности на 0,9%.
3. Создан метод управления выходным трактом контура восстановления тактового сигнала и данных в высокоскоростных последовательно-параллельных системах, благодаря которому за счет подавления больших колебаний кодов при стабилизации выходного сигнала и восстановлении фазы коэффициент битовых ошибок системы уменьшился в 20 раз, а устойчивость к периодическому джиттеру в низко-, средне- и высокочастотных областях улучшилась на 6,7%, 11,9% и 5,4% соответственно при росте площади на 0,5% и мощности на 1,2%.
4. Предложен метод асимметричного внедрения предиктора Смита в контур обратной связи восстановления тактового сигнала и данных, благодаря которому за счет применения механизма предсказания только на пропорциональном тракте нейтрализована самокомпенсация, возникающая в результате предсказания в низко- и среднечастотных областях, что в среднем привело к улучшению «ванночного» графика на 40%; при этом устойчивость к периодическому джиттеру в низко- и среднечастотных областях улучшилась на 11,2% и 15,1% соответственно при незначительном снижении устойчивости 0,2% в высокочастотной области и росте площади на 3,2% и мощности на 6%.
5. Методы, схемотехнические и системные решения, предложенные в диссертации, а также программное средство “HSSS Optimizer” внедрены в ЗАО «СИНОПСИС АРМЕНИЯ» и широко применяются в процессах исследования и разработки высокоскоростных узлов приемопередатчиков интегральных схем и блоков интеллектуальной собственности с целью улучшения их статических и динамических параметров. Тестирование показало, что программное средство “HSSS Optimizer” позволяет в 4...6 раз сократить длительность схемотехнического проектирования при сохранении достоверности результатов, а предложенные

схемотехнические и системные решения и методы существенно улучшили производительность разрабатываемых высокоскоростных интегральных схем, став основой для проектирования систем передачи данных со скоростью 112 Гбит/с и выше.

Основные результаты диссертации опубликованы в следующих работах:

1. **Gevorgyan A.Kh.** The improved smith predictor design for high-speed serdes clock-data recovery loop // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical sciences. – 2025. – Vol. 78, N 2. – P. 234-240.
2. **Mkhitaryan A., Hakobyan L., Gevorgyan A., and Piliposyan E.** Linearity Enhancement Method for CMOS Phase Interpolators In High-Speed SerDes // IEEE East-West Design & Test Symposium (EWDTS). Tbilisi, Georgia, 2025, P. 1-4.
3. **Gevorgyan A.Kh.** The latency improvement method for high-speed serdes clock-data recovery loop // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical sciences. – 2024. – Vol. 77, N 4. – P. 502-508.
4. **Mkhitaryan A., Hakobyan L., and Gevorgyan A.,** High-Speed Continuous Time Linear Equalizer for Multi-Purpose SerDes Applications // IEEE East-West Design & Test Symposium (EWDTS), Yerevan, Armenia, 2024, pp. 1-5.
5. Built-in Self-Test and Self-Correction Method for Mixed-Signal Integrated Circuits **A.Kh. Mkhitaryan, A.Kh. Gevorgyan, L.D. Hakobyan, V.D. Hovhannisyan, A.O. Petrosyan** // Proceedings of the Republic of Armenia National Academy of Sciences and National Polytechnic University of Armenia. Series of Technical sciences. – 2023. – Vol. 76, N 1. – P. 52-57.
6. **Mkhitaryan A.Kh., Gevorgyan A.Kh., Hakobyan L.D., Papyan E.O.** Output Frequency Stabilizing of the Cmos Ring Oscillator // European University Collection of Scientific Articles. – 2022. – 13(02). – P. 211-217.

ԱՄՓՈՓԱԳԻՐ

Վերջին տարիներին տվյալների կենտրոնների, ամպային հաշվարկային ծառայությունների, արհեստական բանականության և արտադրողականության բարձր մակարդակ ունեցող համակարգերի արագ զարգացումը հանգեցրել է տվյալների փոխանցման թողունակության անընդհատ աճին: Այս պայմաններում ինտեգրալ սխեմաների հաղորդիչ-ընդունիչ հանգույցները դարձել են ժամանակակից թվային ենթակառուցվածքների սահմանող բաղադրիչներից մեկը, քանի որ հենց դրանք են ապահովում բյուրեղների, մոդուլների և համակարգային հանգույցների միջև հուսալի և արագ հաղորդակցությունը: Մակայն տվյալների փոխանցման արագությունների աճին զուգահեռ ֆիզիկական հոսքուղիների սահմանափակումները (հաճախությունից կախված ազդանշանի ամպլիտուդի կորուստներ, միջնիշային ինտերֆերենցիա, խաչաձև փոխազդեցություններ, տակտային պարբերական թրթռոցներ և աղմուկներ) ավելի խիստ ազդեցություն են ունենում համակարգի աշխատանքի վրա՝ մեծացնելով փոխանցված բիթերի սխալանքի գործակիցը և նվազեցնելով հաջորդականացնող-զուգահեռականացնող համակարգերի արդյունավետությունը:

Այս խնդիրների լուծմանը միտված արդյունաբերական պրակտիկայում կիրառվում են տվյալների փոխանցման արագագործ մեխանիզմներ, ներառյալ բազմամակարդակ մոդուլյացիաները (մասնավորապես՝ ամպլիտուդի քառամակարդակ մոդուլյացիա), որոնք մի կողմից հնարավորություն են տալիս բարձրացնել թողունակությունը, սակայն մյուս կողմից զգալիորեն կրճատում են տվյալների փոխանցման ժամանակ ազդանշանի լարման և ժամանակային պաշարները: Արդյունքում՝ նույնիսկ փոքր շեղումները, որոնք առաջանում են գործընթաց-լարում-ջերմաստիճան տատանումներից, սնուցման լարման անկայունությունից կամ ներքին հանգույցների ոչ գծայնությունից, կարող են բերել «աչքի» դիագրամի փակման, փոխանցված բիթերի սխալանքի գործակցի վատթարացման՝ հետևաբար նաև պարբերական թրթռոցներին դիմադրության և համակարգի հուսալիության վատթարացման: Ուստի, ազդանշանի աղավաղումների նվազեցման մեթոդների մշակումը հաղորդիչ-ընդունիչ համակարգում, ինչպես նաև տակտային ազդանշանի և տվյալի վերականգնման հանգույցում դիտարկվում է որպես ոչ միայն գիտական, այլև կիրառական առաջնահերթություն:

Նշված մարտահրավերները պահանջում են միաժամանակ թե՛ նոր սխեմատեխնիկական և համակարգային լուծումներ, թե՛ նախագծման գործընթացի ավտոմատացում՝ տարբեր մեթոդների արագ փորձարկման, համեմատության և վավերացման համար: Այսպիսով, քանի որ թեման ուղղված է արագագործ հաղորդիչ-ընդունիչ հանգույցներում ազդանշանի աղավաղումների համակարգված նվազեցմանը՝ պահելով արտադրական

իրագործելիության, էներգասպառման և բյուրեղի մակերեսի ընդունելի սահմանները, այն ավելի քան արդիական է: Աշխատանքում դիտարկվող մոտեցումները նպատակ ունեն բարձրացնել տվյալների փոխանցման որակը և համակարգի ընդհանուր արտադրողականությունը՝ ձևավորելով հիմք նոր սերնդի արագագործ ինտեգրավ լուծումների համար:

Առաջարկվել են սահմանափակ թողունակությամբ հոսքուղիներով 112 Գբիթ/վ և ավելի արագություն ապահովող հաջորդականացնող-գուգահեռականացնող համակարգերի մշակման ընդունիչ հանգույցում «աչքի» դիարգամի հորիզոնական և ուղղահայաց բացվածքների մեծացման, տակտային ազդանշանի և տվյալի վերականգնման հանգույցում կառավարվող էլքային ուղու կիրառմամբ ՓՖՄԳ-ի բարելավման, Տակտային ազդանշանի և տվյալի վերականգնման հանգույցի օղակում Սմիթի կանխատեսող հանգույցի ասիմետրիկ ճարտարապետության կիրառմամբ ուշացման փոխհատուցման մոտեցումներ, որոնք ապահովում են ժամանակակից պահանջներին բավարարող սարքերի մշակումը:

Մշակվել է արագագործ ընդունիչներում անալոգային համահարթեցնող հանգույցի հարմարվողական ճարտարապետություն, որը ինդուկտիվ շրջանցման մեթոդի և պիկի կառավարման մեխանիզմի համակցված կիրառման շնորհիվ ապահովում է գերհամահարթեցման 15...22% փոքրացում ազդանշանի ամպլիտուդի կորստի 0...18 դԲ արժեքներով հոսքուղիների կիրառման դեպքում՝ Նայքվիստի 10...28ԳՀց հաճախությունների համար, մակերեսի 12% և հզորության 0.9% աճի հաշվին:

Ստեղծվել է արագագործ ՀԶ համակարգերում թվային տակտային ազդանշանի և տվյալի վերականգնման հանգույցի էլքային ուղու կառավարման մեթոդ, որում էլքային ազդանշանի հաստատման և փուլի վերականգնման ընթացքում կողերի մեծ տատանումների ճնշման կառավարման շնորհիվ համակարգի փոխանցված բիթերի սխալանքի գործակիցը փոքրացել է 20 անգամ, ինչի շնորհիվ պարբերական թրթռոցների դիմադրողականությունը ցածր, միջին և բարձր-հաճախականային տիրույթներում բարելավվել է համապատասխանաբար 6.7%, 11.9% և 5.4%-ով, մակերեսի 0.5% և հզորության 1.2% աճի հաշվին:

Առաջարկվել է տակտային ազդանշանի և տվյալի վերականգնման հանգույցի հետադարձ կապի օղակում Սմիթի կանխատեսող հանգույցի ասիմետրիկ ներդրման մեթոդ, որում կանխատեսման մեխանիզմի միայն համամասնական ուղու վրա կիրառման շնորհիվ չեզոքացվել է կանխատեսման արդյունքում առաջացող ինքնաչեղարկումը ցածրն միջին-հաճախականային տիրույթներում՝ հանգեցնելով փոսաձև գրաֆիկի միջինում 40% բարելավման, ինչի արդյունքում պարբերական թրթռոցների դիմադրողականությունը ցածր և միջին-հաճախականային տիրույթներում բարելավվել է համապատասխանաբար 11.2% և 15.1%-ով, բնութագրի բարձր -

հաճախականային տիրույթում կայունության 0.2% նվազման մակերեսի 3.2% և հզորության 6% աճի հաշվին:

Ատենախոսությունում առաջարկված մեթոդները, սխեմատեխնիկական և համակարգային լուծումները, ինչպես նաև HSSS Optimizer ծրագրային միջոցը ներդրվել են «ՄԻՆՈՓՄԻՍ ԱՐՄԵՆԻԱ» ՓԲԸ-ում և լայնորեն կիրառվում են արագագործ ինտեգրալ սխեմաների հաղորդիչ-ընդունիչ հանգույցների և մտավոր սեփականությունների հետազոտման և մշակման գործընթացներում, դրանց ստատիկ և դինամիկ պարամետերի բարելավման նպատակով: Փորձարկումները ցույց են տվել, որ HSSS Optimizer ծրագրային միջոցը թույլ է տալիս 4-6 անգամ նվազեցնել սխեմատեխնիկական նախագծման գործընթացի տևողությունը՝ պահպանելով արդյունքների հավաստիությունը, իսկ առաջարկված սխեմատեխնիկական և համակարգային լուծումներն ու մեթոդները էականորեն բարելավել են նախագծվող արագագործ ինտեգրալ սխեմաների կատարողականությունը, դառնալով 112 Գբիթ/վ և ավելի արագությամբ տվյալների հաղորդման համակարգերի մշակման հիմք:

ALBERT KHACHIK GEVORGYAN

DEVELOPMENT OF METHODS FOR REDUCING SIGNAL DISTORTION IN IC TRANSCEIVERS

SUMMARY

In recent years, the rapid development of data centers, cloud computing services, artificial intelligence, and high-performance computing platforms has led to continuous growth in data transmission throughput. In this context, serializer–deserializer (SerDes) nodes of integrated circuits have become one of the defining components of modern digital infrastructure, since they provide reliable, high-speed communication between dies, modules, and system blocks. However, as data rates increase, limitations of the physical channel (frequency-dependent signal attenuation, inter-symbol interference, crosstalk, periodic jitter, and noise) have a stronger impact on system performance, increasing the bit error rate (BER) and reducing the efficiency of serial–parallel links.

To address these problems, industry practice employs high-speed data transmission mechanisms, including multi-level modulation (in particular, four-level pulse amplitude modulation), which on one hand increase throughput but on the other substantially reduce the signal's voltage and timing margins. As a result, even small deviations caused by process–voltage–temperature variations, supply voltage instability, or nonlinearity of internal stages can lead to eye diagram closure, degradation of the BER, and consequently poorer tolerance to periodic jitter and lower overall system reliability. Therefore, the development of methods to reduce signal distortion in the transmitter–receiver path, as well as in the clock and data recovery (CDR) unit, is regarded as both a scientific and an applied priority.

The challenges outlined above require both new circuit-level and system-level solutions and automation of the design flow for rapid testing, comparison, and verification of different methods. In this context, the topic is timely because it is aimed at systematic reduction of signal distortion in high-speed SerDes nodes while keeping manufacturing feasibility, power consumption, and die area within acceptable limits. The approaches considered in this work are intended to improve data transmission quality and overall system performance, forming a basis for a new generation of high-speed integrated solutions.

Approaches have been proposed for developing serial–parallel systems that provide data rates of 112 Gb/s and above over bandwidth-limited channels, based on increasing the horizontal and vertical eye opening in the receiver, improving the BER through a controlled output path in the clock and data recovery unit, and compensating delay by asymmetric integration of a Smith predictor in the CDR loop ensuring development of devices that meet modern requirements.

An adaptive architecture of the analog continuous-time equalizer in high-speed receivers has been developed, which, through combined use of inductive peaking and peak-control mechanisms, decrease the over-equalization effect by 15–22% for channels with 0–18 dB signal attenuation for Nyquist frequencies of 10–28 GHz, at the cost of 12% area and 0.9% power increase.

A method has been developed for controlling the output path of the digital clock and data recovery unit in high-speed serial–parallel systems, in which suppression of large code swings during output stabilization and phase recovery reduced the system BER by a factor of 20; as a result, tolerance to periodic jitter improved by 6.7%, 11.9%, and 5.4% in the low-, mid-, and high-frequency regions, respectively, at the cost of 0.5% area and 1.2% power increase.

A method of asymmetric integration of a Smith predictor in the feedback loop of the clock and data recovery unit has been proposed, in which application of the prediction mechanism only on the proportional path neutralizes self-cancellation arising from prediction in the low- and mid-frequency regions, leading on average to a 40% improvement in the “bathtub” curve; periodic jitter tolerance in the low- and mid-frequency regions improved by 11.2% and 15.1%, respectively, with a 0.2% decrease in stability in the high-frequency region, at the cost of 3.2% area and 6% power increase.

The methods, circuit-level and system-level solutions proposed in the dissertation, as well as the HSSS Optimizer software tool, have been implemented at “SYNOPSIS ARMENIA” CJSC and are widely used in research and development of high-speed SerDes nodes of integrated circuits and intellectual property blocks to improve their static and dynamic parameters. Testing showed that HSSS Optimizer reduces schematic design turnaround time by 4–6 times while preserving result accuracy; the proposed circuit and system solutions and methods have substantially improved the performance of the high-speed integrated circuits under development, forming a basis for data transmission systems operating at 112 Gb/s and above.

